

СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ

УДК 519.876.5

М.В. Усачев, Н.П. Мольков**ИМИТАЦИОННАЯ МОДЕЛЬ ЯДРА МИКРОКОНТРОЛЛЕРА С АРХИТЕКТУРОЙ ARM CORTEX-M3 ДЛЯ SPICE-СИМУЛЯЦИИ**

Рассмотрены особенности разработки имитационной модели микроконтроллера. Приведено описание обобщенной имитационной модели микроконтроллера с архитектурой ARM Cortex-M3 для SPICE-симуляции. Определена структурная схема модели, и предложен подход к увеличению эффективности отладочного вывода при разработке программного обеспечения.

Ключевые слова: имитационная модель, микроконтроллер, ARM, SPICE симуляция.

Введение. Системы автоматизированного проектирования, позволяющие моделировать поведение цифровых и аналоговых сигналов в электрических схемах, широко используются как на производстве, так и на этапе обучения в университетах [1]. Несмотря на ограничения процесса моделирования, этот подход является удобным при разработке и отладке схемы электрической принципиальной. Он дает возможность оценить режимы работы отдельных участков схемы без использования операций монтажа и дорогостоящей техники, сокращая время опытно-конструкторских работ.

В настоящее время наблюдается активное использование микроконтроллеров и систем-на-кристалле с архитектурой ARM [2, 3], поэтому современные САПР должны предоставлять возможность комплексного проектирования электрической схемы и отладки программного кода. Их можно условно разделить на две группы.

– Интегрированные среды разработки (ИСР), включающие средства компиляции и отладки программного обеспечения, в состав которых входят средства компиляции и отладки.

– САПР имитационного моделирования схем (SPICE-симуляторы), содержащие обширную библиотеку электронных компонентов, включая интерактивные модели.

К недостаткам ИСР можно отнести невозможность моделирования взаимодействия микроконтроллера и периферийных компонентов. Поэтому построение полнофункциональной модели микроконтроллера для них является неце-

лесообразным. Данная проблема решена в SPICE-симуляторах, построенных на ядре Berkeley SPICE 3F5, однако в них отсутствуют модели современных микропроцессорных ядер.

Последнее поколение лицензируемой архитектурой ARM базируется на ядрах Cortex-A, Cortex-R, Cortex-M [4]. В SPICE-симуляторах модели ядер ARM Cortex отсутствуют, что не позволяет проводить полунатурное моделирование работы микроконтроллеров с этими архитектурами.

В данной работе рассматриваются основные особенности процесса разработки имитационной модели ядра ARM Cortex-M3. На ее основе предполагается проектировать имитационные модели семейств микроконтроллеров зарубежных и отечественных производителей (например, Texas Instruments Stellaris, NXP LPC1700 series, Atmel AT91SAM3, семейство Миландр 1986BE9х).

Цель работы. За основу взята схема ядра ARM Cortex-M3 из [4]. Целью работы является адаптация модели для симуляции в САПР имитационного моделирования схем (SPICE). Основными задачами работы являются:

- разработка адаптированной структурной схемы имитационной модели ядра Cortex-M3;
- определение способа включения в состав микроконтроллера периферийных модулей;
- моделирование процесса обмена данными между ядром и периферийными модулями.

Теоретическая часть. Для построения имитационной модели микроконтроллера использу-

ется подход, описанный в [5].

На рисунке 1 приведена структурная схема ядра ARM-микроконтроллера. В любом процессоре присутствуют следующие модули:

- процессорное ядро Cortex-M3;
- вложенный векторный контроллер прерываний (NVIC);
- мультиплексор шин;
- модуль защиты памяти (MPU);
- контроллер прерываний пробуждения (WIC).

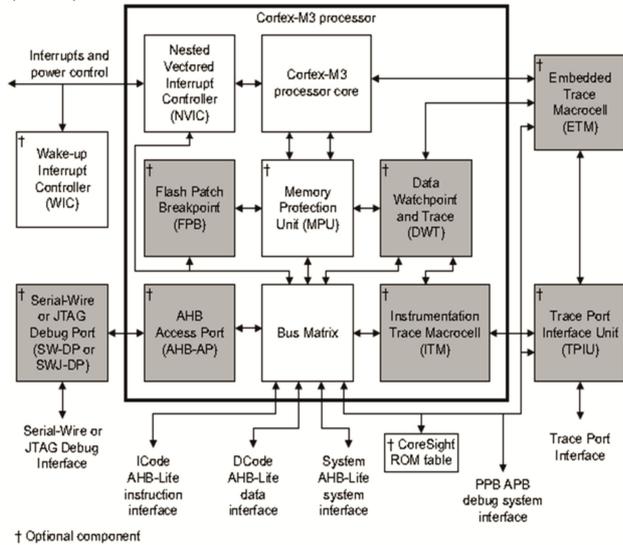


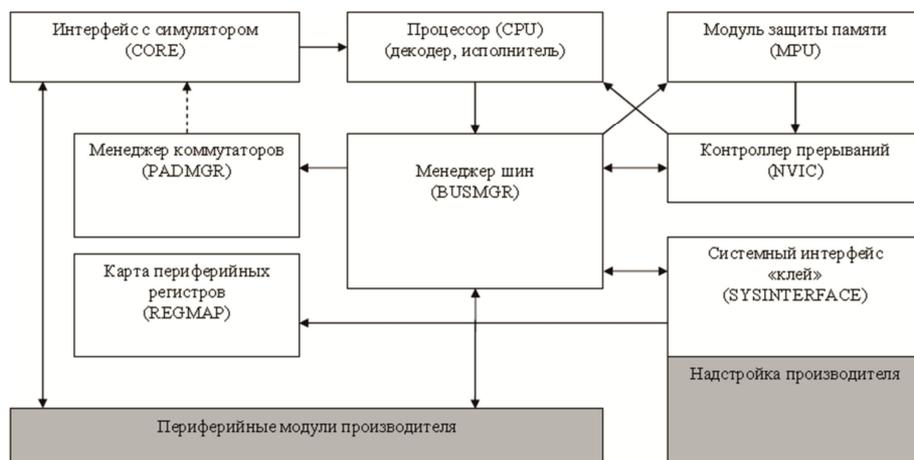
Рисунок 1 - Структурная схема ядра ARM-микроконтроллера

Серым цветом выделены блоки, которые позволяют проводить внутрисхемное программирование и отладку с использованием интерфейса JTAG [1, 4]. На работу ядра в режиме выполнения они влияния не оказывают, поэтому их функции при моделировании не будут востребованы и из модели их можно исключить.

В целевых микроконтроллерах структурный состав периферийных модулей априорно известен, поэтому целесообразно хранить информацию об их внутренних регистрах, правах доступа к ним, значения по умолчанию. Это необходимо для реализации механизма защиты памяти. В случае обращения по некорректному адресу контроллер прерываний должен генерировать исключение, вследствие чего происходит выборка из адресного пространства кода обработчика этого прерывания. В данном процессе участвуют исключительно компоненты ядра, поэтому его можно рассматривать как внутренний и включить поддержку карты регистров в структуру модели ядра.

Анализ микроконтроллеров с архитектурой Cortex-M3 различных производителей показал, что все они используют коммутационный подход при построении подсистемы ввода/вывода, который обусловлен превышением количества выходов периферийных компонентов над количеством физических ножек микросхемы. Поэтому в состав модели необходимо ввести модуль, отвечающий за коммутацию цифровых сигналов между периферийными модулями и внешней схемой.

Адаптированная структурная схема имитационной модели для SPICE-симулятора приведена на рисунке 2. Интерфейс с симулятором (CORE) отвечает за создание и настройку отладочных окон переменных, регистров и внутреннего состояния процессора, исходного кода и результатов дизассемблирования. Процессор (CPU) исполняет инструкции, запрашивая их через менеджера шин (BUSMGR) у соответствующих периферийных модулей, например ОЗУ, ПЗУ, ППЗУ.



Конкретное семейство МК

Рисунок 2 - Структурная схема имитационной модели ядра ARM-микроконтроллера

При обращении по адресу, находящемуся в счетчике команд, выполняется проверка модулем защиты памяти (MPU). В случае возникновения исключительной ситуации контроллер прерываний (NVIC) обрабатывает запрос на прерывание, взаимодействуя с процессором. Карта регистров (REGMAP) содержит все периферийные регистры с адресом, значением по умолчанию, правами доступа. Менеджер коммутаторов (PADMGR) учитывает варианты мультиплексирования выводов периферийных модулей и отвечает за корректность выставления логического уровня на соответствующей физической ножке.

На основе данной схемы построена программная модель ядра ARM-микроконтроллера (рисунок 3). Периферийный модуль здесь непосредственно связан с менеджером шин, системным интерфейсом, коммутатором для физической ножки, интерфейсом с симулятором. Системный интерфейс «должен знать» о существовании конкретного периферийного модуля. Это необходимо для обработки системных широковещательных событий:

- «инициализация»;
- «старт/стоп/сброс»;
- «дамп состояния»;
- «сброс при подаче питания»;
- «изменился системный регистр».

Реализация системного интерфейса и периферийных модулей целиком зависит от целевого микроконтроллера. Взаимодействие периферийного модуля с внешними схемными SPICE-компонентами организуется через коммутаторы для физических ножек в виде запросов на вывод

и реакцию на событие «ввод». Это обусловлено тем, что каждая физическая ножка микроконтроллера может конфигурироваться на коммутацию с разными периферийными модулями. Поскольку ядро микроконтроллера работает только с цифровыми сигналами, то можно ограничить требования к SPICE-симулятору для ряда микроконтроллеров, в составе которых нет аналоговых периферийных модулей. Для корректного функционирования такой модели внешний симулятор должен реализовать:

- команды «запуск/пауза/стоп»;
- функцию установки ножки в требуемое логическое значение;
- генерацию события об изменении логического уровня на ножке со стороны внешней схемы;
- функцию передачи управления в модель в требуемое системное время.

Обмен информационными потоками осуществляется через менеджер шин в виде обработки сообщений «чтение/запись/выборка». В предлагаемой модели это реализуется в виде логических операций без учета времени нарастания и спада сигналов, что дает возможность снизить требования к аппаратной части при симуляции. Генератор синхроимпульсов для ядра является внешним модулем, характерным для конкретного семейства микроконтроллеров, поэтому моделирование нестабильности тактовой частоты в модели ядра не проводится. При обмене данными между ядром и периферийными модулями мы предполагаем, что наступило требуемое событие «фронт» или «спад» синхроимпульса.

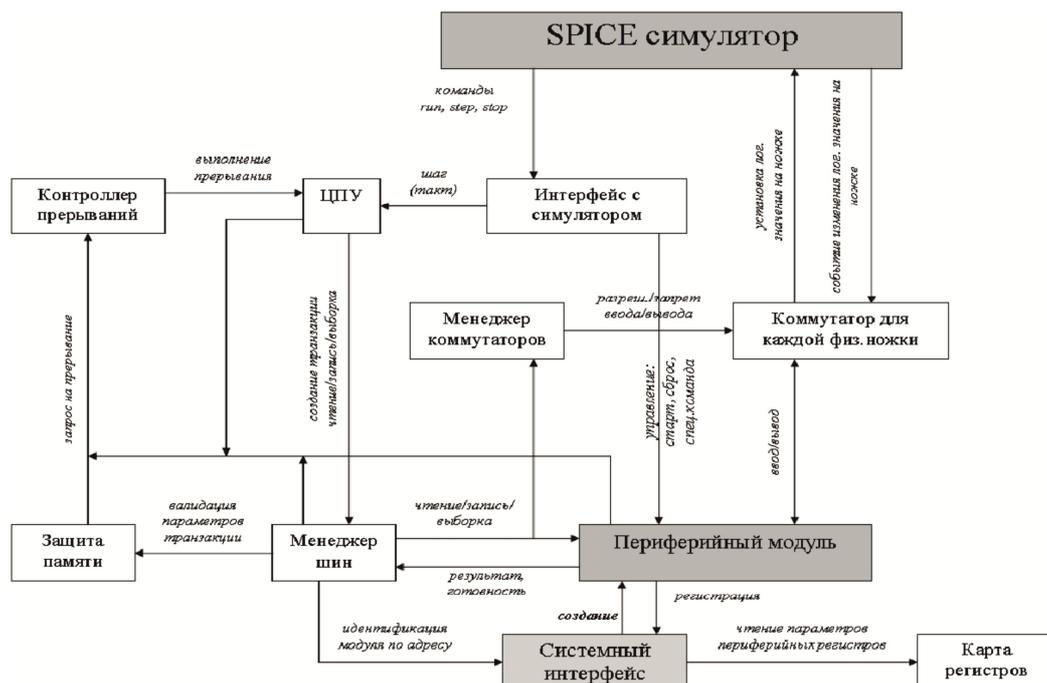


Рисунок 3 – Программная модель ядра ARM-микроконтроллера

Кроме того, в предлагаемой модели периферийные модули являются логически равноправными, поэтому обмен данными с ними организуется через единый шинный интерфейс – «Менеджер шин» на рисунке 3, что позволяет выработать единый подход к их проектированию. Все периферийные модули ARM-микроконтроллеров имеют выделенные непересекающиеся диапазоны адресов, обращение к которым позволяет управлять их поведением. Эти диапазоны специфичны для каждой модели микроконтроллеров, однако общая суть управления периферийными модулями остается неизменной. Когда в программном коде встречается чтение/запись в периферийный регистр, то его описание ищется в карте периферийных регистров. Если описание отсутствует, то шинный интерфейс посылает соответствующий запрос контроллеру прерываний. Если же оно присутствует, то определяется целевой периферийный модуль, которому шинный интерфейс передает эту транзакцию. Далее периферийный модуль обрабатывает запрос.

Поскольку шинный обработчик является одним из важных компонентов, рассмотрим реализацию его алгоритма (рисунок 4). Передача данных по шинам осуществляется по переднему фронту тактового сигнала и носит характер транзакции. При этом различаются фазы адреса и данных. Для обеспечения корректной работы сначала обрабатывается транзакция фазы данных (Д), и затем в случае успешного результата обрабатывается транзакция фазы адреса (А). Для ускорения работы симулятора, например при выполнении команды WFI, которая переводит процессорное ядро в режим ожидания прерывания, производится отключение обработчика тактового сигнала SYCLK. Он будет переведен в активное состояние, как только поступит новый запрос на передачу данных в фазе адреса. На основе данного алгоритма разработана экспериментальная программная модель на языке C++.

Экспериментальная часть. При проектировании программного обеспечения для встраиваемых систем разработчик всегда сталкивается с проблемой определения текущего состояния, под которым понимаются участок выполняемого кода и значения ключевых переменных, характеризующих текущее состояние программы.

Наиболее информативным способом здесь является вывод отладочной информации в виде ASCII-строки или числового кода на некоторый коммуникационный интерфейс, который связан с отладочной хост-системой (например, персональным компьютером), обладающей развитыми средствами визуализации и интерактивного взаимодействия с человеком. К таким интерфей-

сам можно отнести UART, I2C, SPI, JTAG, реализующие протоколы последовательного обмена информацией.

```

НАЧАЛО
ЕСЛИ транзакция Д активна, ТО
{
    ЕСЛИ тип операции = чтение данных, ТО
    {
        выполнить чтение данных из
        активного модуля;
    }
    ИНАЧЕ
    ЕСЛИ тип операции = запись данных, ТО
    {
        выполнить запись данных в активный
        модуль;
    }
    ИНАЧЕ
    {
        выполнить чтение кода команды из
        активного модуля;
    }
    снять флаг активности транзакции Д и
    активного модуля;
}
ЕСЛИ транзакция А активна, ТО
{
    ЕСЛИ есть модуль защиты памяти MPU, ТО
    {
        MPU выполняет валидацию параметров
        транзакции;
        ЕСЛИ обнаружена ошибка доступа к
        памяти, ТО
        {
            вызвать исключение MEMMANAGE;
        }
    }
    поиск целевого модуля по адресу из
    параметров транзакции А;
    ЕСЛИ модуль не найден, ТО
    {
        вызвать исключение BUSFAULT;
    }
    ИНАЧЕ
    {
        ЕСЛИ модуль не занят, ТО
        {
            установить флаг активности
            выбранного модуля;
            инициировать транзакцию Д на
            основе параметров транзакции А;
            сбросить параметры транзакции А;
        }
    }
}
ЕСЛИ транзакции А и Д неактивны, ТО
{
    отметить шинный обработчик события
    SYCLK как неактивный;
}
КОНЕЦ.

```

Рисунок 4 – Алгоритм шинного обработчика на псевдокоде

Однако данный подход обладает следующими недостатками:

- использование интерфейса в целях отладки не позволяет задействовать его в других целях;

- вывод данных на коммуникационное устройство занимает достаточно продолжительное время, за которое состояние программы может измениться, и отладочная информация становится неактуальной.

При разработке программного обеспечения в САПР, которые позволяют моделировать работу микроконтроллеров в цепях аналоговых, цифровых и смешанных сигналов, можно обойти указанные трудности, характерные для реальных аппаратных систем. Причем никакого изменения в компиляторе (compiler) и сборщике (linker) не требуется. Для этого в предлагаемую модель ARM-микроконтроллера добавлен виртуальный модуль DBGOUT. Анализ архитектуры ARM показал, что адресное пространство составляет 4ГБ и большая часть адресов в современных микроконтроллерах не используется (например, диапазон адресов с 0xFFFF0000 по 0xFFFFFFFF). Поэтому модуль отладочного вывода (несуществующий в реальных микроконтроллерах) резервирует из указанного диапазона 1 байт (адрес 0xFFFFF00), не приводя к конфликтам.

При выводе отладочного сообщения пользо-

вательская программа производит обычную запись в ячейку памяти по этому адресу. Модуль DBGOUT запоминает принятый байт (ASCII-символ) во внутреннем буфере. Как только будет принят 0, сформированная последовательность символов выводится в отладочную консоль. Конечно, при выполнении такого кода на реальном микроконтроллере возникнет прерывание Bus-Fault, поэтому необходимо воспользоваться директивами условной компиляции. Пример программы на языке C, демонстрирующей возможность отладочного вывода, приведен на рисунке 5. Безопасный программный код, использующий отладочный вывод, будет выглядеть следующим образом:

```
#ifdef SIMULATION_MODE
#define DBG(a) *(char*)0xfffff00 = a
#else
#define DBG(a)
#endif
```

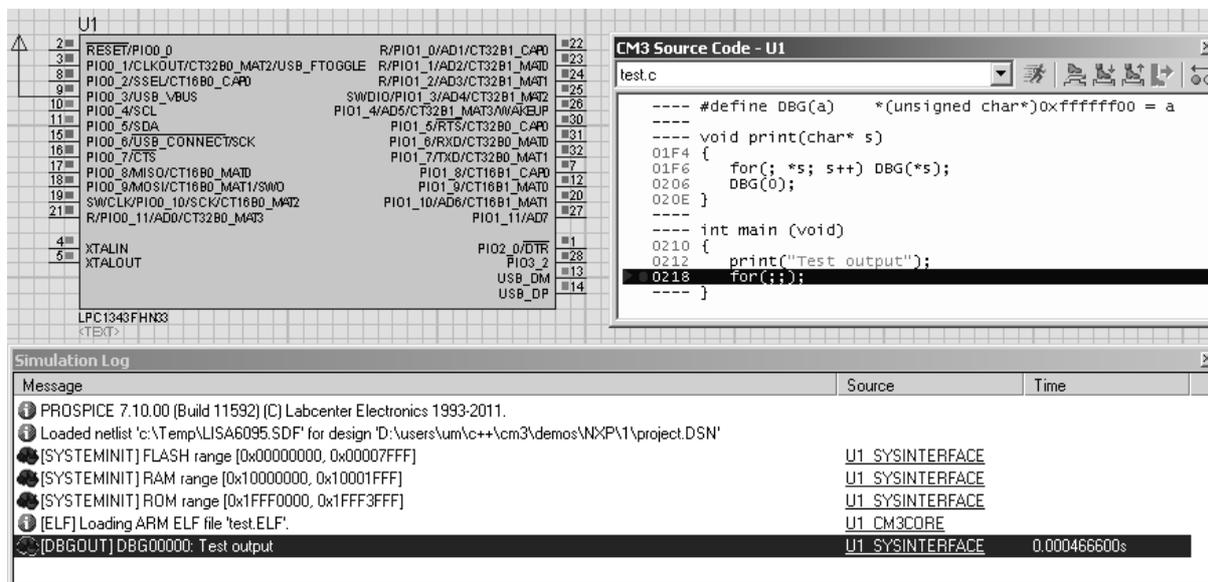


Рисунок 5 – Пример отладочного вывода с помощью модуля DBGOUT

При компиляции программного обеспечения с целью симуляции работы микроконтроллера необходимо определить символ SIMULATION_MODE.

Моделирование проводилось в САПР Proteus 7.10 (www.labcenter.com). Основой симулятора здесь является модифицированное ядро ProSPICE, основанное на Berkeley SPICE 3F5, которое использует как традиционный аналоговый режим, так и ускоренный цифровой режим симуляции (основанный на событиях изменения логических уровней сигналов). В настоящее время в библиотеке Proteus содержится более 6000 периферийных моделей электронных компонентов, включая интерактивные (кнопочные переключатели, дисплеи). Программная модель

для Proteus была создана с помощью Intel C++ Compiler 10.1 в виде динамически загружаемой библиотеки DLL.

Для оценки функциональной полноты модели [6] были выбраны критерии, наиболее важные с точки зрения разработки программного обеспечения. Для сравнения были выбраны модели микроконтроллеров на архитектуре Cortex-M3 из ICP Code Composer Studio (Texas Instruments) и GNU GDB 4.7. В SPICE-симуляторах подобные модели отсутствуют. Результаты (рисунок 6) показали, что разработанная модель «Модель» является более функциональной по сравнению с аналогами из CCS и GDB. Наиболее существенным преимуществом здесь является возможность подключения внутренних и внешних компонентов.

| Функция | Модель | CCS | GDB |
|---|--------|-----|-----|
| Выполнение инструкций ЦПУ (с точностью до машинного цикла) | + | + | + |
| Обработка прерываний | + | + | + |
| Прерывания от ножек микроконтроллера (внешние) | + | + | - |
| Прерывания от периферии | + | - | - |
| Реакция на сигнал "сброс при включении" POR | + | + | + |
| Реакция на сигнал "сброс при недостаточном питании" BOR | + | - | - |
| Интерфейс с внутренними периферийными модулями | + | - | - |
| Интерфейс с внешней схемой | + | - | - |
| Реализация механизма защиты памяти | + | + | - |
| Возможность принудительного задания тактовой частоты (в обход тактового модуля) | + | - | - |
| Поддержка отладочной информации языков высокого уровня | + | + | + |
| Поддержка точек останова, отображения состояния регистров и памяти | + | + | + |

Рисунок 6 – Сравнение функциональности программных моделей ARM Cortex-M3

Заключение. Предложенная структурная схема имитационной модели ядра с архитектурой ARM Cortex-M3 позволяет использовать ее для SPICE-симуляции. При создании имитационной модели ядра было проведено упрощение путем исключения отладочных модулей, которые при симуляции не требуются. Определены положение и связи периферийных модулей с основными компонентами модели ядра. Разработан алгоритм обмена данными между ядром и периферийными модулями с использованием менеджера шин, который позволил снизить требования к аппаратной части. На основе структурной схемы была разработана экспериментальная программная модель на языке C++. Она является основой для построения имитационных моделей микроконтроллеров с архитектурой ARM Cortex-M3, например Texas Instruments Stellaris, NXP LPC1300, LPC1700 series и других.

Предложен альтернативный способ отладочного вывода с помощью виртуального модуля DBGOUT, позволяющий исключить использование с этой целью каких-либо дополнительных коммуникационных периферийных модулей (UART, SSI, I2C, USB). Этот способ пригоден только для использования в симуляторе, поскольку в аппаратном обеспечении реальных микроконтроллеров модуль DBGOUT отсутствует.

Библиографический список

1. Joseph Yiu. The Definitive Guide to the ARM Cortex-M3. Second edition. Elsevier Inc., 2010, 447 pages.
2. Limachia M., Kothari N. Modeling of ARM Cortex-M3 processor core using SystemC. // International Journal of Computer Science & Technology - Vol.2, Issue 4, Oct.-Dec. 2011, 10 pages (дата обращения: 02.03.2012), URL: <http://ijest.com/vol24/2/mitesh.pdf>.
3. Scott Sirowy, David Sheldon, Tony Givargis, and Frank Vahid. Virtual microcontrollers. SIGBED Rev. 6, 1, Article 6 (January 2009), 8 pages. (дата обращения: 15.02.2012). URL: <http://doi.acm.org/10.1145/1534480.1534486>.
4. Cortex™-M3 Technical Reference Manual. [Электронный ресурс]. URL: <http://www.arm.com>. (дата обращения: 05.02.2012).
5. Усачев М.В., Мольков Н.П. Обобщенная имитационная модель микроконтроллера смешанных сигналов для SPICE-симуляции // Методы и устройства передачи и обработки информации: межвуз. сб. науч. трудов. – Вып.12, под ред. В.В.Ромашова. – М.: Радиотехника, 2010. – С. 75-78.
6. Хубаев Г.Н. Сравнение сложных программных систем по критерию функциональной полноты // Программные продукты и системы (SOFTWARE&SYSTEMS). 1998.- № 2. - С. 6-9.

УДК 621.315.592

Д.В. Алмазов, С.И. Мальченко, В.Г. Мишустин, Н.Б. Рыбин **РАЗРАБОТКА АВТОМАТИЗИРОВАННОГО СТЕНДА** **КОМПЛЕКСНОГО МЕТОДА СПЕКТРОСКОПИИ АДМИТТАНСА** **СОВМЕСТНО С АТОМНО-СИЛОВОЙ МИКРОСКОПИЕЙ**

Разработан автоматизированный стенд, реализующий метод спектроскопии адмиттанса совместно с техникой атомно-силовой микроскопии для исследования электрофизических свойств наноструктурированных полупроводниковых материалов и наноструктур. Рассмотрены принципы работы и технические характеристики стенда, а также достоинства и ограничения совместного применения метода спектроскопии адмиттанса с техникой атомно-силовой микроскопии. Показано, что совместное применение метода спектроскопии адмиттанса с техникой атомно-силовой микроскопии открывает дополнительные возможности для экспериментального исследования электрофизических характеристик полупроводниковых материалов и

выводит на качественно новый уровень методы диагностики микро- и наноструктур.

Ключевые слова: наноструктурированные полупроводники, наноструктуры, контактные явления, спектроскопия адмиттанса, атомно-силовая микроскопия.

Введение. Технология полупроводниковых микро- и наноструктур в настоящее время интенсивно развивается. Получены впечатляющие результаты в разработке и создании квантово-размерных полупроводниковых структур и приборов на их основе для широкого практического применения.

Непрерывный технологический прогресс требует создания адекватных современных методов анализа наноразмерных структур, а также совершенствования существующих методов контроля. В последнее время внимание в основном уделялось области разработки методов визуализации нанообъектов с использованием различных модификаций электронной микроскопии. Однако для полупроводниковых приборов существенное значение имеет диагностика их электрофизических параметров. К основным электрофизическим параметрам наноструктур, требующим контроля, относятся: распределение концентрации легирующей примеси и основных носителей заряда, положение энергетических уровней квантования, качество омических и барьерных контактов, разрыв энергетических зон на границах гетероструктур и т.д. Для этой цели весьма эффективно может использоваться комплекс методов спектроскопии адмиттанса (полной проводимости). Таким образом, возникает необходимость в разработке новых методов исследования и контроля параметров наноструктур, сочетающих в себе возможности атомно-силовой микроскопии (АСМ) и информативности традиционных методик для исследования электрофизических свойств полупроводниковых материалов и структур [1].

Целью данной работы является разработка комплексного метода спектроскопии адмиттанса совместно с методом атомно-силовой микроскопии, позволяющего исследовать электрофизические свойства полупроводниковых наноструктур, а также макета автоматизированного стенда для его реализации. В качестве основных объектов исследования предполагается использовать структуры на основе наноструктурированных полупроводников (a-Si:H, a-SiCH, a-SiGeH и др.), однако данный метод также эффективен для исследования кристаллических полупроводников (p-n переходов, диодов Шоттки, МДП-структур; наногетероструктур с квантовыми ямами и квантовыми точками) [2, 3].

Применение метода спектроскопии адмиттанса для исследования полупроводниковых микро- и наноструктур

Под комплексом методов спектроскопии адмиттанса понимается измерение емкости и проводимости структуры в зависимости от внешнего воздействия: приложенного смещения, частоты и температуры. Однако, в отличие от электронно-зондовых или оптических измерений, измерения адмиттанса сами по себе не обладают высокой избирательностью с точки зрения локализации исследования. Все методы условно могут быть разделены [4]:

- на статические (методы вольт-амперных и вольт-фарадных характеристик);
- динамические (температурные или частотные спектры емкости и проводимости);
- нестационарные (изотермические релаксация и емкостная спектроскопия процессов, или DLTS).

В данной работе метод спектроскопии адмиттанса реализован совместно с методом атомно-силовой микроскопии, который позволяет исследовать вольт-амперные характеристики полупроводниковых наноструктур. Размеры электрического контакта к исследуемым структурам определяются размерами острия зонда АСМ, радиус закругления которого составляет менее 100 нм [2].

Разработка макета автоматизированного стенда, реализующего статический метод измерения адмиттанса (метод ВАХ)

Автоматизированный стенд (далее – стенд), реализующий метод спектроскопии адмиттанса, предназначен для исследования вольт-амперных характеристик (ВАХ) различных полупроводниковых приборов и материалов. ВАХ измеряется в режиме малых и сверхмалых токов (20 фА ... 20 мА), в автоматическом и ручном режимах работы [5]. Структурная схема стенда представлена на рисунке 1.

Стенд построен на основе стандартных блоков, объединенных аппаратными и программными связями. В стенде используется аналого-цифровое и цифроаналоговое преобразование сигналов (АЦП, ЦАП). Эти преобразования обеспечиваются блоком NI6008. Управление всей работой стенда происходит с помощью персонального компьютера (ПК) с использованием специализированной программы, разработанной

в среде инженерного графического программирования NI LabVIEW2009, на основе которой разработан управляющий виртуальный прибор (ВП). ВП через ПК обеспечивает управление основными блоками стенда. ЦАП блока NI6008 формирует напряжение, поступающее через усилитель на измерительную ячейку, в которую помещена исследуемая структура. Прибор KEITHLEY 6485 измеряет ток через структуру и передает эти данные в ВП. Напряжение на структуре и ток через нее отображаются благодаря ВП на экране монитора ПК. Из полученных значений напряжения и тока может формироваться, записываться и храниться массив данных для дальнейшего анализа. Одновременно с этим ВАХ отображается на специальных графических мониторах, встроенных в ВП. Блок управления напряжением, входящий в аппаратную часть стенда, обеспечивает формирование тестового сигнала, подаваемого на исследуемую структуру.



Рисунок 1 – Структурная схема стенда, реализующего метод ВАХ

Функциональная схема стенда показана на рисунке 2. Как видно из схемы, управление блоком NI6008 осуществляется с помощью ПК через порт USB. Через COM порт с использованием протокола по стандарту RS232 благодаря виртуальному прибору обеспечивается общее управление работой прибора KEITHLEY 6485 и стенда в целом. Блок питания формирует напряжение +15 В и -15 В для питания аппаратной части блока управления напряжением.

В состав стенда входят следующие устройства: ПК с последовательным портом (COM портом); пикоамперметр KEITHLEY 6485; блок управления напряжением со встроенным блоком преобразования NI 6008 (рисунок 3).

Поскольку стенд рассчитан на работу с наноразмерными объектами, особое значение имеет конструкция измерительной ячейки. В своем составе она должна иметь прецизионную систему подвода измерительных зондов к образцу;

экранированную систему электропроводки, обеспечивающую необходимую помехоустойчивость в режиме измерения сверхмалых токов, а также предметный столик с термоэлементом для обеспечения температурных измерений. В разработанном стенде используется доработанная измерительная ячейка ACM Integra Spectra (ЗАО «НТ-МДТ») [6].

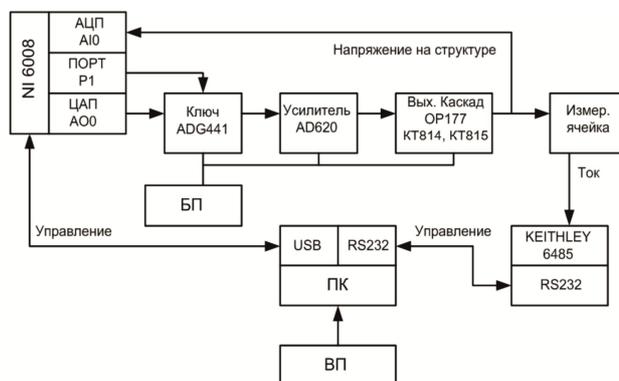


Рисунок 2 – Функциональная схема стенда, реализующего метод ВАХ



Рисунок 3 – Схема подключения приборов в стенде, реализующем метод ВАХ

Режимы работы стенда, реализующего метод ВАХ. Стенд управляется с панели управления ВП на экране монитора ПК [7].

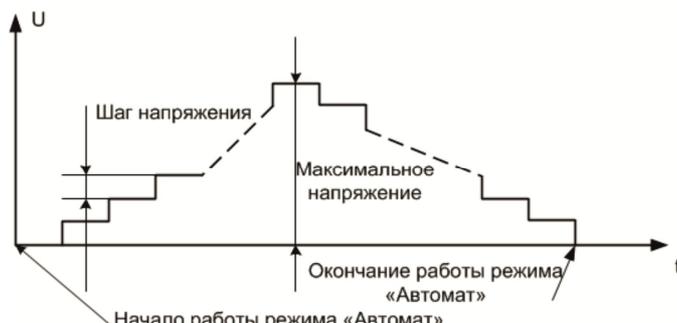


Рисунок 4 – Принцип формирования измеряющего напряжения в исследуемой структуре в режиме «Автомат»

Автоматизированный стенд может работать в режиме «Автомат» или «Ручной». Выбор рабочего режима обуславливается спецификой электрофизических свойств объекта исследований и поставленной экспериментатором задачей.

При измерении в режиме «Автомат» необходимо установить параметры работы стенда, которые выставляются на соответствующих цифровых терминалах с помощью кнопок «увеличение-уменьшение» или прямым вводом нужной величины непосредственно в терминал, как принято в операционных системах Windows. Напряжение на структуре автоматически увеличивается до максимального значения, а затем уменьшается с установленными амплитудными и временными параметрами режима, как показано на рисунке 4. На рисунке 5 показана последовательность процедур при реализации цикла измерения ВАХ в режиме «Автомат».

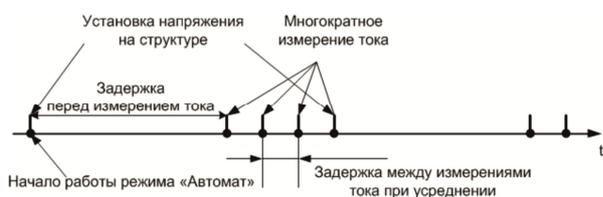


Рисунок 5 – Временная диаграмма цикла измерения ВАХ в режиме «Автомат»

Процесс измерения заканчивается при уменьшении напряжения на исследуемой структуре до величины менее установленного шага изменения напряжения. Увеличение и уменьшение напряжения происходит с одной и той же величиной шага.

В режиме увеличения напряжения при достижении максимального значения напряжения ВАХ фиксируется в виде массива данных и отображается на графическом мониторе стенда. Массив данных записывается в файл и сохраняется на жестком диске ПК. Графические мониторы стенда работают в режимах автоматической установки масштабов по осям тока и напряжения.

Массив данных сохраняется в формате, который можно открыть в программе Excel и использовать для последующей обработки. Подобный файл с данными при уменьшении напряжения формируется стендом при достижении минимального значения напряжения на исследуемой структуре. ВАХ при уменьшении напряжения также отображается на отдельном графическом мониторе. Таким образом, формируются два отдельных файла с данными для ВАХ при нарастании и при уменьшении напряжения на исследуемой структуре. После записи и сохранения последнего файла с данными стенд пере-

ходит в режим выбора вариантов выхода из режима измерения.

При работе в режиме «Ручной» пользователь самостоятельно выставляет напряжение на исследуемой структуре, используя цифровой терминал стенда. После выхода из терминала величина напряжения на структуре отображается в окне цифрового индикатора.

Для измерения ВАХ после установки напряжения необходимо задать количество измерений для усреднения и задержку между ними на соответствующих цифровых терминалах стенда. После измерения последней точки ВАХ происходит формирование файла массива измеренных данных, и появляется диалоговое окно операционной системы для записи файла.

Технические характеристики автоматизированного стенда, реализующего метод ВАХ [8]:

- диапазон постоянного напряжения на образце: $-10\text{ В} \dots +10\text{ В}$;
- минимальный шаг напряжения: $0,01\text{ В}$;
- погрешность формирования и измерения напряжения на исследуемой структуре: не более 5% ;
- время установления напряжения: не более 5 мс ;
- диапазон температур: от комнатной температуры до $100\text{ }^\circ\text{C}$;
- диапазон измеряемых токов (определяется параметрами прибора Keithley 6485): $20\text{ фА} \dots 20\text{ мА}$;
- минимальное время задержки перед измерением тока через структуру, которое можно установить в стенде в любых режимах – 1 с ;
- минимальное время задержки между измерениями тока при усреднении – $0,1\text{ с}$.

Сопряжение метода спектроскопии адмиттанса с техникой атомно-силовой микроскопии

При экспериментальном исследовании полупроводниковых структур субмикронных и нанометровых размеров существуют проблемы локализации процесса измерения в заданной области образца. Например, размеры омических или барьерных контактов к исследуемой структуре ограничены возможностями фотолитографии. В результате на практике чрезвычайно сложно добиться точного совмещения контакта и исследуемого нанобъекта. Кроме того, при уменьшении геометрических размеров объекта начинают проявляться квантово-размерные эффекты, которые необходимо учитывать при измерениях и обработке экспериментальных результатов [1]. Для повышения достоверности исследования микро- и наноструктур необходимо обладать специализированным измеритель-

ным оборудованием, а также соответствующим математическим аппаратом для корректной обработки полученных данных.

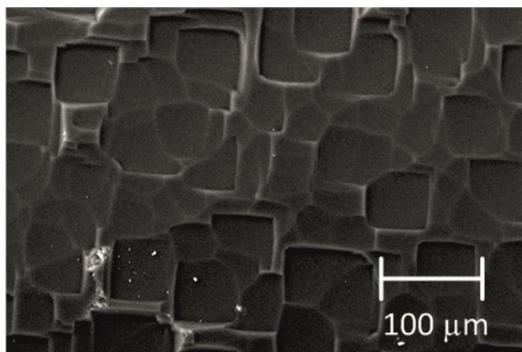


Рисунок 6 – Топология поверхности пористого кремния, полученная методом РЭМ

Одним из эффективных инструментов для исследования субмикронных и нанометровых объектов является растровая электронная микроскопия (РЭМ), которая позволяет получать четкие изображения поверхности исследуемой структуры. В качестве примера на рисунке 6 представлена топология поверхности образца пористого кремния. Получаемые изображения являются двумерными, что затрудняет их интерпретацию. Однако метод РЭМ удобно использовать при исследовании больших площадей с целью выбора участка поверхности наноструктуры, например квантовой точки, для целенаправленного исследования [2].

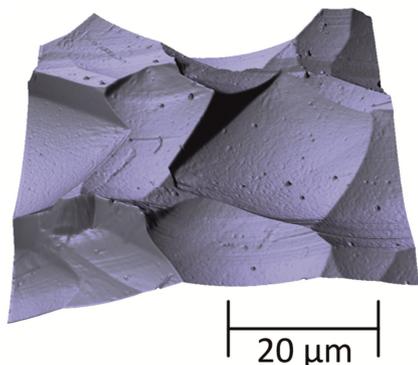


Рисунок 7 – Топология поверхности пористого кремния, полученная методом АСМ

Более высокой степенью локализации исследований обладает метод атомно-силовой микроскопии. АСМ характеризуется большой производительностью и информативностью. Изображения, полученные при помощи АСМ, являются трехмерными, что делает их наиболее простыми для толкования среди изображений, получаемых методами микроскопии [9], а применение зондов со специальным проводящим покрытием (например Au, Pt, TiN) позволяет измерять проводимость поверхности образцов,

распределение поверхностного потенциала, поверхностную емкость структуры и поверхностную плотность электростатического заряда. На рисунке 7 представлено более детальное по сравнению с РЭМ (рисунок 6) изображение поверхности образца пористого кремния, полученное методом АСМ.

На рисунке 8 представлены две типичные экспериментальные ВАХ для контакта металл – пористый кремний. В первом случае экспериментальная структура представляет собой плоский диод Шоттки, где в качестве контакта к пористому кремнию используется титановый электрод площадью 2 мм². Во втором случае контакт является точечным, в качестве электрода используется проводящий зонд АСМ из нитрида титана диаметром порядка 50 нм. Разницу в экспериментальных результатах кроме различий материалов контактов можно объяснить влиянием квантово-размерных эффектов в случае АСМ. Из-за малого размера зонда симметрия барьерного контакта из плоской переходит в сферическую, при этом возрастает последовательное сопротивление квазинейтральной базы диода. В результате падение напряжения на барьере уменьшается и, как следствие, уменьшается прямой ток через барьер [2].

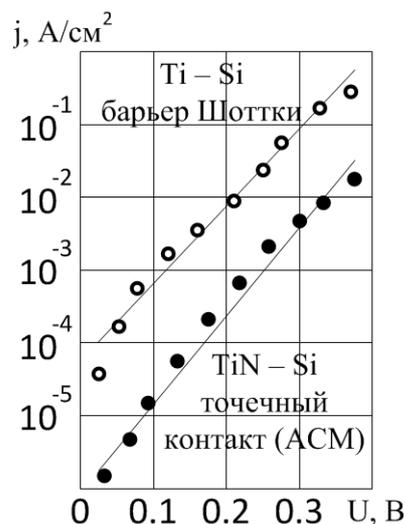


Рисунок 8 – Плотность прямого тока в зависимости от приложенного напряжения в барьерах Шоттки Ti – Si (плоский контакт) и TiN – Si (точечный контакт)

Таким образом, применение метода АСМ позволяет реализовать полный комплекс методик адмиттансных измерений применительно к наноразмерным структурам, чьи геометрические размеры сопоставимы с размерами зонда АСМ, в том числе нестационарные методы (токовая и емкостная DLTS) [10], а также метод спектроскопии НЧ шумов [11].

Однако совместное применение спектроскопии адмиттанса и АСМ имеет некоторые ограничения и возможно при соблюдении ряда условий. Так как зонд обладает очень малым радиусом закругления (~ 50 нм), величина импульса тока в измерительной цепи не должна приводить к его перегреву и выходу из строя. Кроме того, из-за перехода от плоскостного к точечному контакту изменяется распределение напряженности и электростатического потенциала электрического поля, что требует применения математического аппарата, отличного от случая классического метода спектроскопии адмиттанса. Здесь следует учитывать влияние квантово-механического туннелирования носителей заряда через область контакта вблизи зонда. И, наконец, поскольку образец располагается на предметном столике атомно-силового микроскопа, измерительную ячейку АСМ требуется модернизировать, чтобы обеспечить подведение измерительных электрических сигналов [12].

Заключение. В результате работы изготовлен макет автоматизированного стенда, реализующего совместное применение метода спектроскопии адмиттанса и АСМ. Его использование выводит на качественно новый уровень измерения электрофизических параметров наноструктур, поскольку позволяет применять как новые, так и традиционные экспериментальные методы исследования к наноразмерным объектам.

Разработанный стенд обеспечивает исследование адмиттанса наноструктурированных полупроводниковых материалов и наноструктур в областях, соизмеримых с размерами зонда АСМ (в пределе до 10 нм) в диапазоне напряжений от -10 до +10 В с шагом до 0,01 В в автоматическом или ручном режимах. При этом исследователь имеет возможность выбирать, какую конкретно часть адмиттанса структуры анализировать. Большое количество точек измерения и варьирование шага измерительного воздействия позволяет с высокой точностью идентифицировать различные электрофизические эффекты в наноструктурах, которые могут быть не замечены из-за грубого изменения шага измерительного воздействия.

Подобные стенды могут использоваться не только при научных исследованиях, но и при контроле параметров структур в технологическом процессе. Разработанный стенд является промежуточным результатом комплексной НИ-ОКР по интеграции метода АСМ с традиционным методом спектроскопии адмиттанса, которая включает в себя исследование статических вольт-амперных и вольт-фарадных характери-

стик, токовую и емкостную релаксационную спектроскопию глубоких уровней, а также методику измерения спектральной плотности мощности НЧ шумов. По результатам работы получен объект интеллектуальной собственности: ноу-хау «Методы спектроскопии адмиттанса и измерения спектральной плотности мощности НЧ шумов совместно с техникой атомно-силовой микроскопии для исследования электрофизических свойств полупроводниковых микро- и наноструктур» (Приказ №16 от 15.06.2012 г. о введении режима коммерческой тайны по малому инновационному предприятию при ФГБОУ ВПО «РГРТУ» – ООО «Наномед») [8].

Дальнейшие исследования физических явлений, протекающих в полупроводниковых микро- и наноструктурах, целесообразно проводить с учетом полученных результатов, описанных в данной работе.

Работа выполнена при финансовой поддержке Минобрнауки РФ на оборудовании регионального центра зондовой микроскопии коллективного пользования (РЦЗМкп) при РГРТУ.

Библиографический список

1. Алмазов Д.В., Вишняков Н.В., Мишустин В.Г. и др. Влияние квантово-размерных эффектов на электрофизические характеристики контакта металл-полупроводник // Сборник трудов VII Международной конференции «Аморфные и микрокристаллические полупроводники». Санкт-Петербург. 2010. С. 325 – 326.
2. Litvinov V., Kozlovsky V., Sannikov D. et al. Local measurement of conduction band offset for ZnCdS/ZnSSe nanostructure by Laplace current DLTS cooperated with AFM technique // Phys. Status Solidi C. 2010. Vol. 7. No. 6. P. 1536-1538.
3. Litvinov V., Kozlovsky V., Sadofyev Yu., Rybin N. Local study of the energy spectrum of electrons in CdSe/ZnSe QD structure by current DLTS cooperated with AFM // Phys. Status Solidi C. 2012. Vol. 9. P. 1772-1775.
4. Зубков В.И. Диагностика полупроводниковых наногетероструктур методами спектроскопии адмиттанса. СПб.: Изд-во «Элмор», 2007. 220 с.
5. Алмазов Д.В., Балаганский С.С., Воробьев Ю.В., Мишустин В.Г. Вольт-амперные характеристики барьерных структур Ti-a-Si:H-Ti // Сборник трудов VIII Международной конференции «Аморфные и микрокристаллические полупроводники», Санкт-Петербург. 2012. С. 30 – 31.
6. Электронный ресурс: www.ntmdt.ru (официальный сайт ЗАО «НТ-МДТ»).
7. LabVIEW для всех / Дж. Тревис: пер. с англ. Клушин Н.А. – М.: ДМК Пресс; ПриборКомплект, 2005. - 544 с.: ил.
8. Вишняков Н.В., Кострюков С.А., Литвинов В.Г. и др. Разработка фундаментальных основ новых методов диагностики микро- и наноструктур,

проектно-конструкторской документации для изготовления макета измерительно-аналитического комплекса // Отчет о НИР (ГК №9185р/14917 от 06.05.2011) / Рук. Мишустин В.Г., № Госрегистрации 01201169046. Рязань. 2012. 51 с.

9. Бодягин Н.В., Вихров С.П., Вишняков Н.В., Мишустин В.Г. Физические процессы в барьерных структурах на основе неупорядоченных и наноструктурированных полупроводников // Радиотехника. №3. 2012. С. 81 – 88.

10. Литвинов В.Г., Мишустин В.Г., Гудзев В.В. и др. Практические аспекты применения метода DLTS для исследования электронных состояний в неупорядоченных полупроводниках // Сб. трудов

VI Межд. конф. «Аморф. и микрокрист. полупров». СПб. 2008. С. 164 – 165.

11. Холомина Т.А., Кострюков С.А., Лактюшкин А.С. Исследование полупроводниковых барьерных структур методом спектроскопии низкочастотного шума // Вестник РГРТУ. № 1 (выпуск 39). - Часть 1. Рязань. 2012. С. 74 – 78.

12. Вишняков Н.В., Мишустин В.Г., Авачев А.П., Шилин А.В. Диагностика тонкопленочных микро- и наноструктур на основе неупорядоченных полупроводников // Труды V Всероссийской школы-семинара студентов, аспирантов и молодых ученых по направлению «Диагностика наноматериалов и наноструктур». Том II. Рязань, 2012. С. 114 – 131.