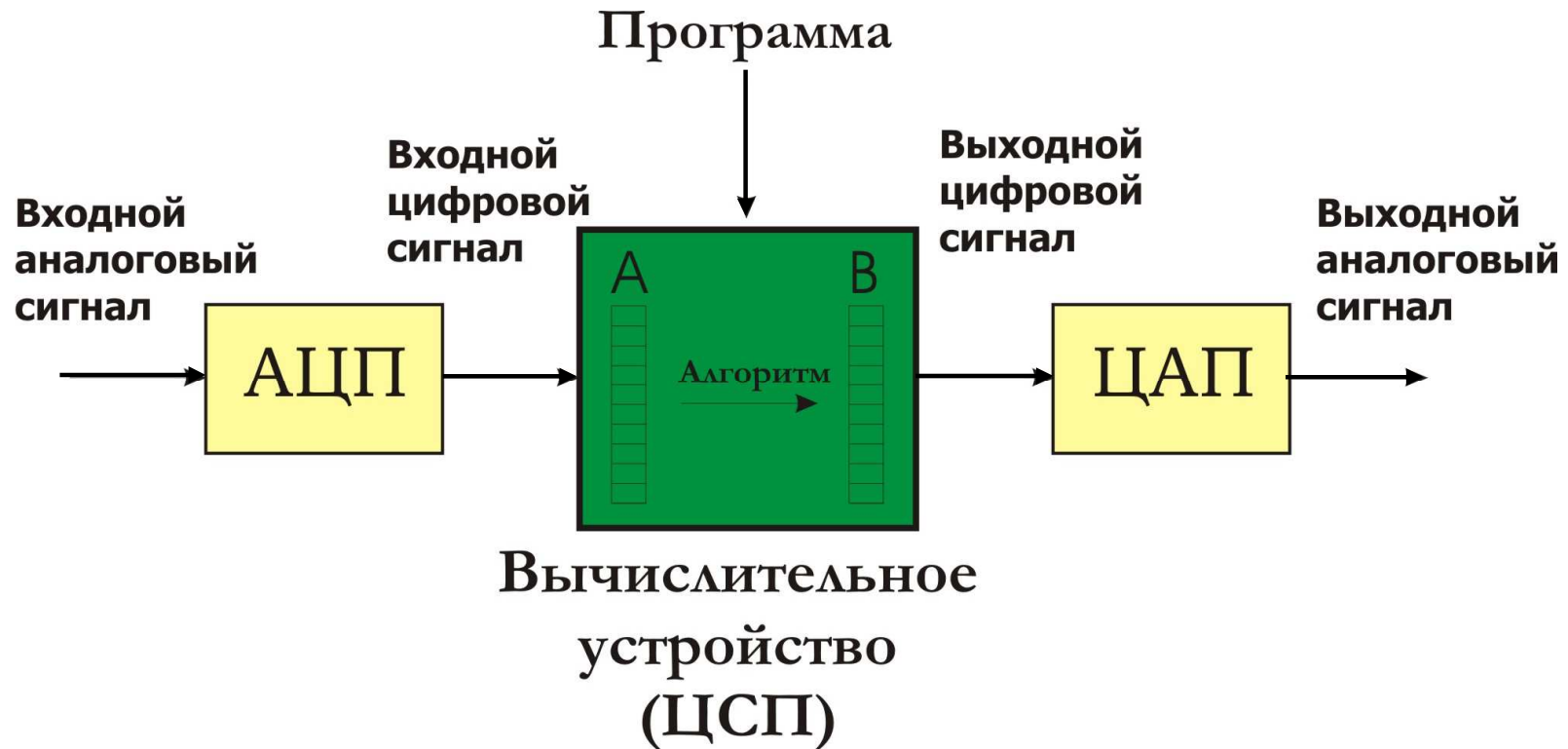




# Архитектура цифровых сигнальных процессоров TMS320C674x

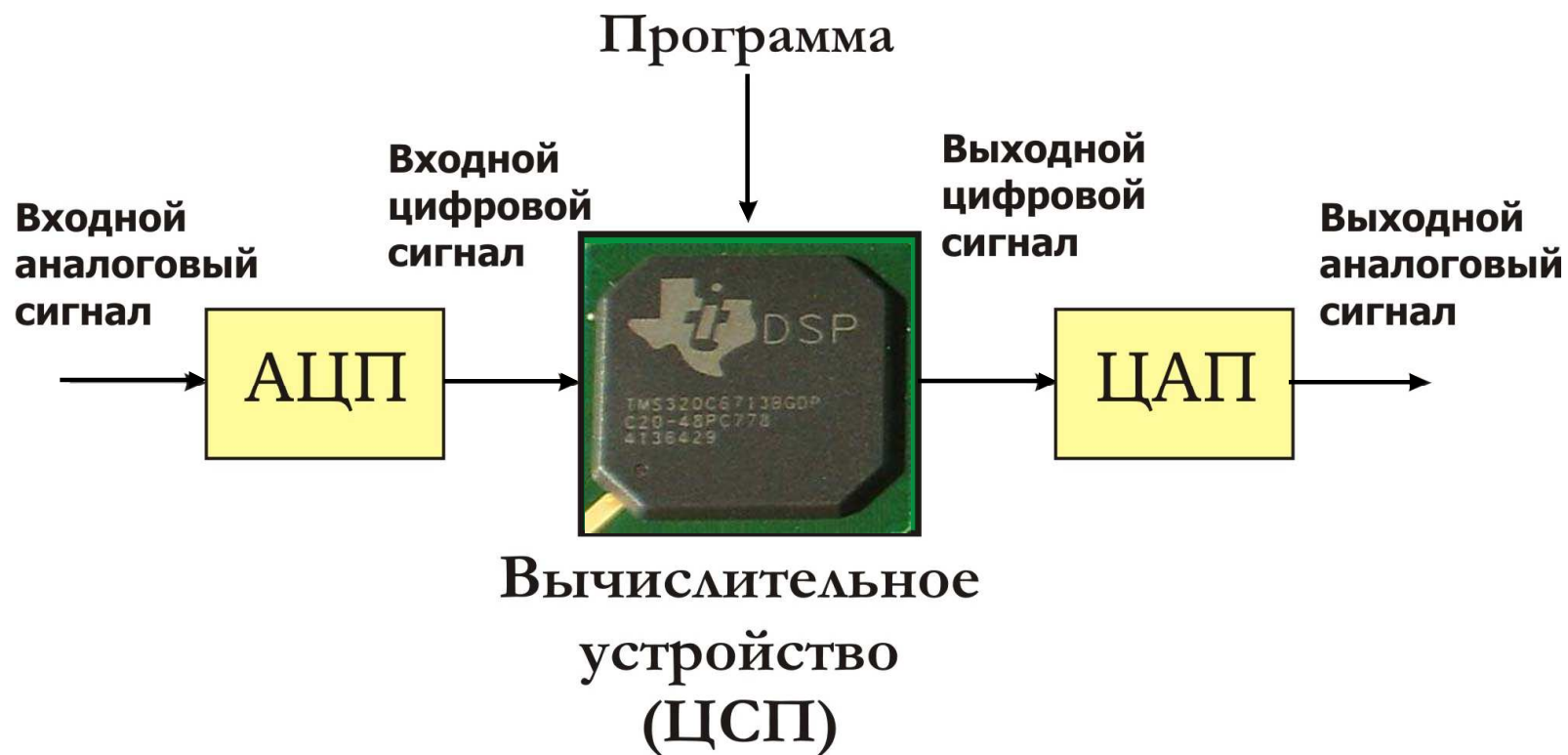


# Типовая система ЦОС





# Типовая система ЦОС

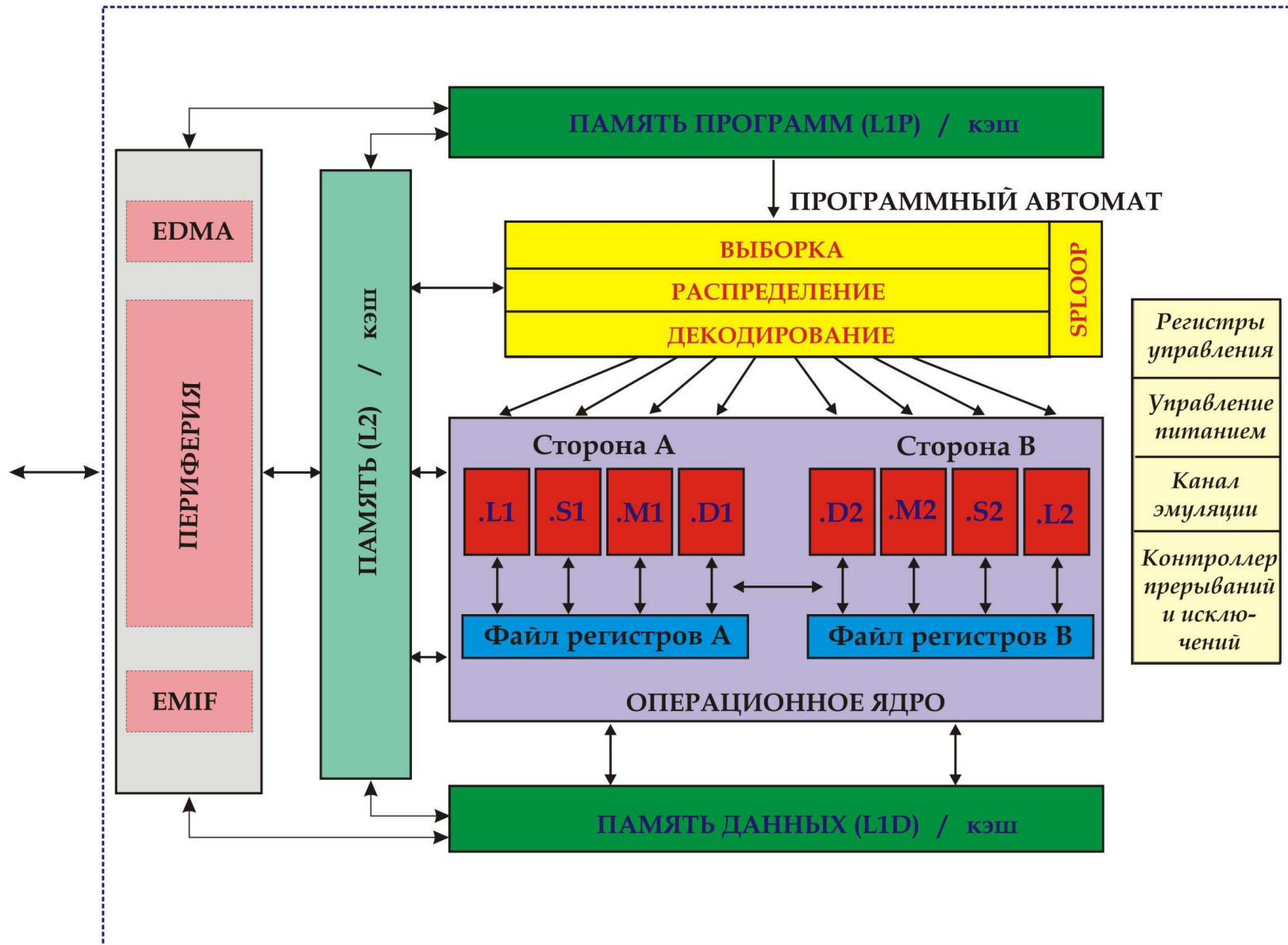




Считая, что в качестве ВУ ЦОС используется ЦСП TMS320C674x, «заглянем» внутрь блока ВУ ЦОС и «посмотрим», какие составные элементы позволяют ему выполнять свои функции, то есть рассмотрим архитектуру процессора...



# Архитектура ЦСТ TMS320C674x: общее описание





## Общее описание

Ввод и вывод сигналов, загрузка программы и другие взаимодействия с внешними устройствами осуществляются через модули периферии.

Данные, поступающие в процессор (входной сигнал и др.), записываются в память данных. Код программы записывается в память программ.

Т.н. программный автомат организует чтение команд программы из памяти (выборка), их распознавание (декодирование) и исполнение операционным ядром.

Программный автомат выбирает из памяти сразу 8 команд, которые образуют одну суперкоманду. Поэтому процессоры TMS320C674x классифицируют как процессоры с очень длинным командным словом (Very-Long-Instruction-Word - VLIW).



Выполняет команды **операционное ядро**. Оно делится на две одинаковые по своему составу **стороны - А и В**.

На каждой стороне ядра располагается по четыре **вычислительных блока: .L, .S, .M и .D** и **регистровый файл**. Каждый **вычислительный блок** выполняет свой набор арифметических действий.

В соответствии с кодом программы, необходимые в текущий момент данные загружаются из памяти данных в регистровые файлы операционного ядра; в вычислительных блоках с ними производятся требуемые математические действия; результат возвращается в регистровый файл; а затем вновь записывается в память, формируя выходной сигнал.



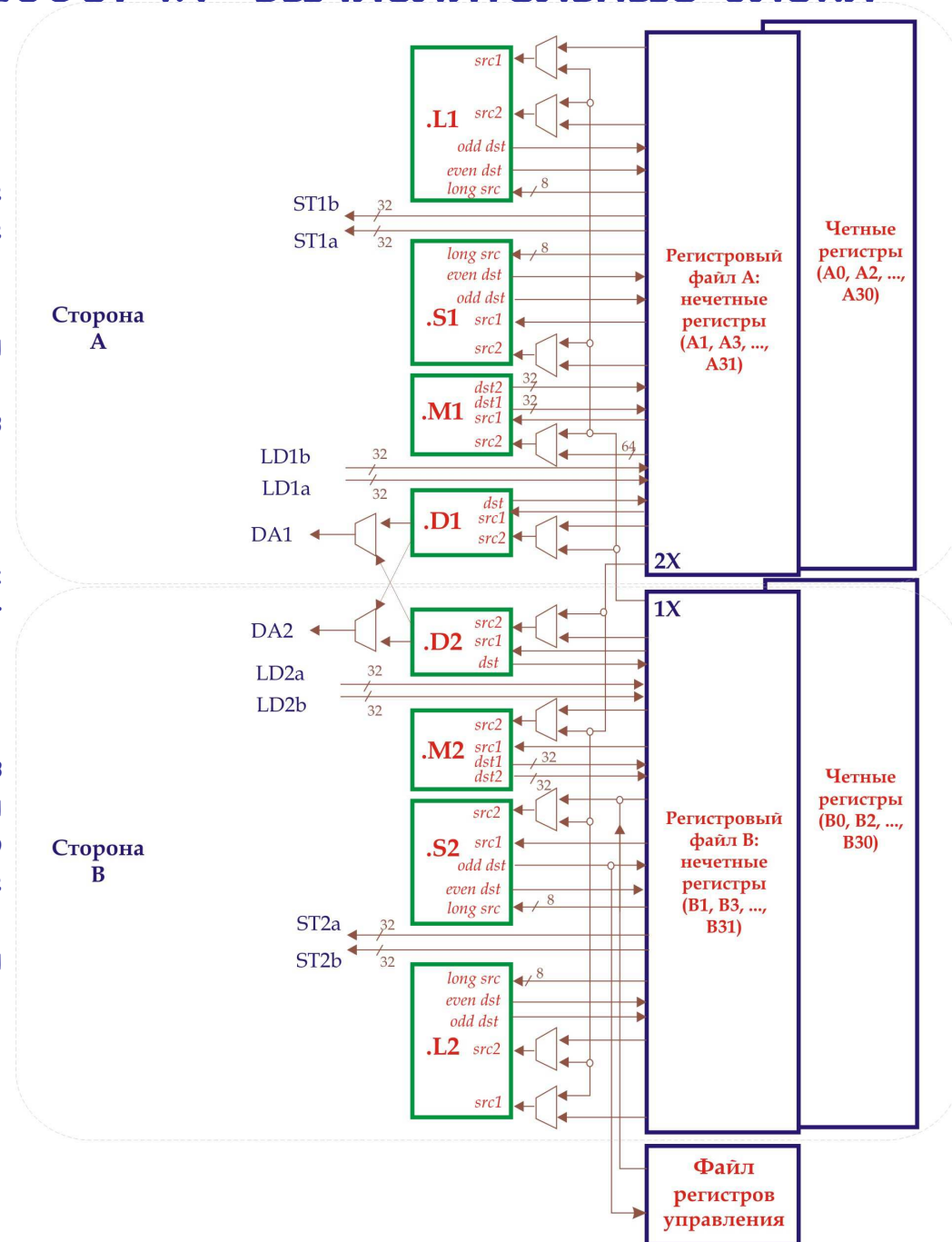
# Архитектура ЦСП TMS320C674x: вычислительные блоки

**.L1** и **.L2** - выполняют арифметические действия, логические операции, сравнение, сдвиговые операции и другие арифметико-логические действия.

**.S1** и **.S2** - также реализуют арифметические и логические действия, операции сдвига, сравнения, побитовые операции, процедуры перехода из одной точки программы в другую (ветвления).

**.M1** и **.M2** - осуществляют перемножение 32-, 16- и 8-разрядных операндов в формате с плавающей и фиксированной точкой; выполняют операции умножения с накоплением для 16- и 8-разрядных операндов.

**.D1** и **.D2** - реализуют операции загрузки из памяти и записи в память, служат генераторами адреса операндов, осуществляя адресную арифметику. Могут использоваться в качестве арифметических устройств для сложения-вычитания чисел в формате с фиксированной точкой.







## Вычислительные блоки

Вычислительные блоки непосредственно выполняют основную функцию ЦСП - обработку численных данных - **операндов**.

Всего вычислительных блоков 8. Они делятся на 4 типа: **.L**, **.S**, **.M** и **.D**.

Каждый вычислительный блок может обратиться к паре операндов, загруженных в регистры регистрового файла, выполнить над ними одно из возможных для данного типа блока действий и выдать результат обратно в один из регистров (исключение - блок **.D**).



**.L1 и .L2** - сложение, вычитание, логические операции и др.

**.S1 и .S2** - операции сдвига, сравнения, процедуры перехода из одной точки программы в другую (ветвления) и др.

**.M1 и .M2** - умножение.

**.D1 и .D2** - чтение из памяти и запись в память.



Чтение операндов может производиться не только из регистрового файла своей стороны (например А). один из операндов может быть взят из противоположной стороны (стороны В). Для этого существуют каналы пересечения сторон 1Х и 2Х. Эти каналы существенно повышают гибкость и производительность операционного ядра.

В обычном режиме загрузка данных из памяти и запись в память осуществляются по одному слову (операнду или числу) в одном направлении на каждой стороне ядра (максимум 2 операнда выводятся в память и 2 операнда загружаются в регистры). Есть однако возможность загрузки/записи двойными словами (при этом одновременно происходит запись 4 операндов в память или загрузка 4 операндов в регистры).

Имея 8 вычислительных блоков, процессор TMS320C674x способен выполнять одновременно 8 команд. При этом он работает с максимальной производительностью. Все остальные аппаратные и программные средства должны строиться так, чтобы обеспечить этот режим работы.



# ЦСП TMS320C6748

## Характеристики процессора TMS320C6748:

Тактовая частота: **375 МГц** или **456 МГц**

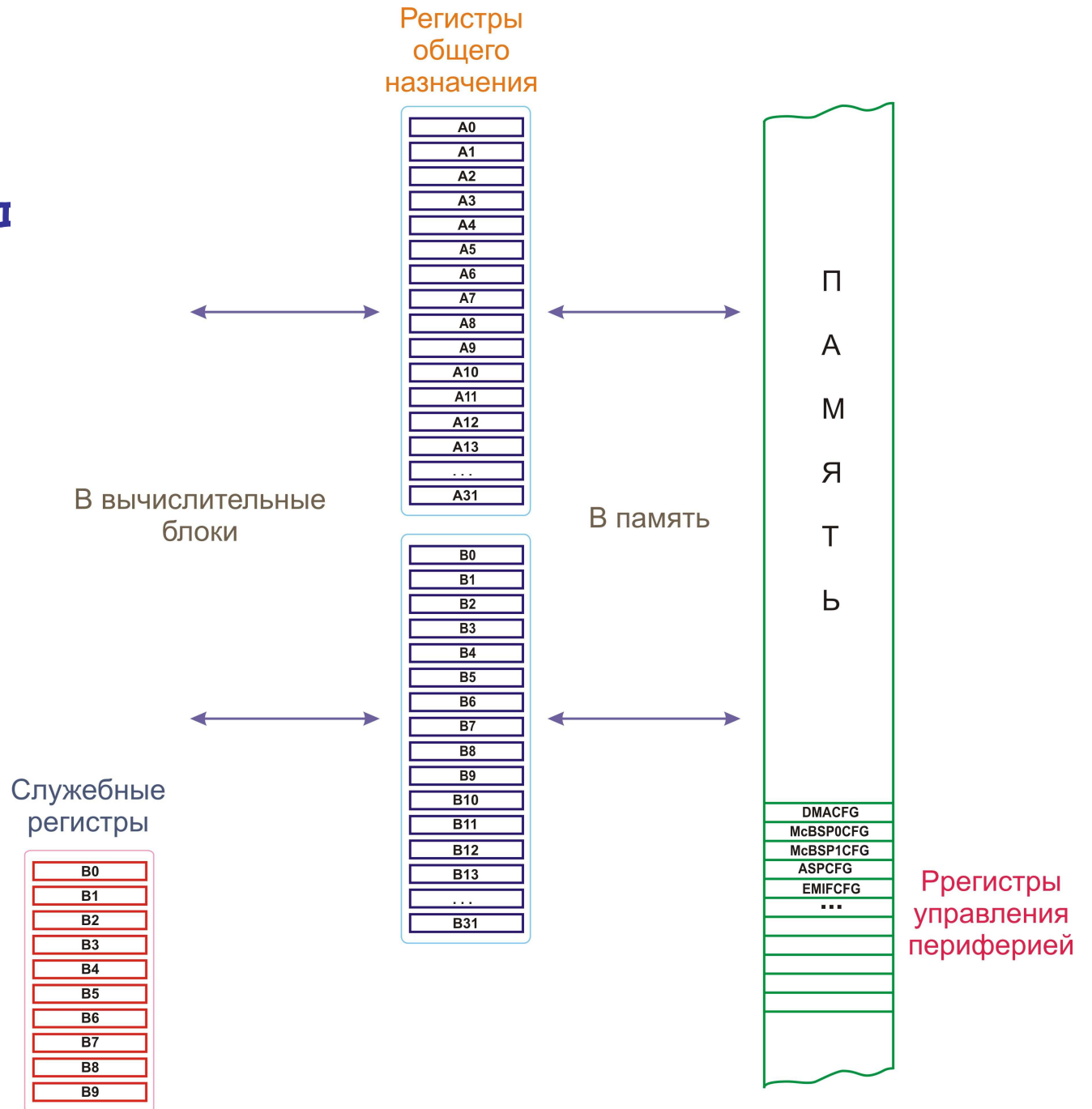
Объем внутренней памяти: **32 Кбайт + 32 Кбайт + 256 Кбайт**

Производительность: **до 3648 MIPS** или **до 2746 MFLOPS**

Цена: **\$11 - \$16**



# Архитектура ЦСТТ TMS320C67x: регистры





## Регистры

Сигнальные процессоры TMS320C674x включают три типа регистров:

- регистры общего назначения;
- ~ - регистры управления операционного ядра;
- ~ - регистры управления периферией, отображенные в памяти процессора.

Регистры общего назначения служат для хранения входных и выходных данных вычислительных блоков. Процессор TMS320C674x имеет два файла A и B регистров общего назначения. Каждый из регистровых файлов содержит 32 регистра: A0-A31 и B0-B31.



**Регистры управления операционного ядра** служат для задания параметров работы процессора и несут информацию о текущем состоянии процессора.

**Регистры управления периферией** служат для конфигурации (задания режима работы) устройств периферии, управления их функционированием и контроля состояния этих устройств.



# Работа с ЦСП TMS320C674x: система команд





## Система команд ЦСП TMS320C67x

**Цифровые сигнальные процессоры** - разрабатываются специально для быстрого выполнения алгоритмов цифровой обработки сигналов. Вся их архитектура нацелена на решение задач ЦОС в реальном масштабе времени.

**Основной принцип программирования ЦСП** - использование всех аппаратных узлов в полной мере.

Каждая функция аппаратных модулей ЦСП превращается в команду.

Так появляется набор команд, полностью описывающий поведение всех ресурсов ЦСП - **система команд**.

Система команд описывается **языком АССЕМБЛЕРА** и строго индивидуальна для каждого ЦСП.



## Система команд ЦСТ TMS320C67x

Синтаксис команд:

<b>Мнемоника</b>	<b>Исполняющий вычислительный блок</b>	<b>Операнды источники</b>	<b>Регистр назначения</b>
------------------	--	-------------------------------	-------------------------------



## Система команд ЦСТ TMS320C67x

Синтаксис команд:

Мнемоника	Исполняющий вычислительный блок	Операнды источники	Регистр назначения
-----------	---------------------------------------	-----------------------	-----------------------

Примеры:

ADD .L1 A1,A2,A3

MPY .M2 B1,B2,B3

ADDSP .L2 B2,B4,B7

MPYSP .L1 A0,A3,A7

ADD .L1X A0,B0,A7



# Система команд ЦСТ TMS320C67x

Table D-1. Instructions Executing in the .L Functional Unit

Команды,  
выполняемые  
блоком .L

Instruction	Format	Instruction	Format
ABS	Figure D-1	NORM	Figure D-1
ABS2	Figure D-2	NOT	Figure D-1
ADD	Figure D-1	OR	Figure D-1
ADDDP	Figure D-1	PACK2	Figure D-1
ADDSP	Figure D-1	PACKH2	Figure D-1
ADDSUB	Figure D-3	PACKH4	Figure D-1
ADDSUB2	Figure D-3	PACKHL2	Figure D-1
ADDU	Figure D-1	PACKLH2	Figure D-1
ADD2	Figure D-1	PACKL4	Figure D-1
ADD4	Figure D-1	SADD	Figure D-1
AND	Figure D-1	SADDSUB	Figure D-3
ANDN	Figure D-1	SADDSUB2	Figure D-3
CMPEQ	Figure D-1	SAT	Figure D-1
CMPGT	Figure D-1	SHFL3	Figure D-3
CMPGTU	Figure D-1	SHLMB	Figure D-1
CMPLT	Figure D-1	SHRMB	Figure D-1
CMPLTU	Figure D-1	SPINT	Figure D-1
DPACK2	Figure D-3	SPTRUNC	Figure D-1
DPACKX2	Figure D-3	SSUB	Figure D-1
DPINT	Figure D-1	SSUB2	Figure D-1
DPSP	Figure D-1	SUB	Figure D-1
DPTRUNC	Figure D-1	SUBABS4	Figure D-1
INTDP	Figure D-1	SUBC	Figure D-1
INTDPU	Figure D-1	SUBDP	Figure D-1
INTSP	Figure D-1	SUBSP	Figure D-1
INTSPU	Figure D-1	SUBU	Figure D-1
LMBD	Figure D-1	SUB2	Figure D-1
MAX2	Figure D-1	SUB4	Figure D-1
MAXU4	Figure D-1	SWAP2	Figure D-1
MIN2	Figure D-1	SWAP4	Figure D-2
MINU4	Figure D-1	UNPKHU4	Figure D-2
MV	Figure D-1	UNPKLU4	Figure D-2
MVK	Figure D-2	XOR	Figure D-1
NEG	Figure D-1	ZERO	Figure D-1

**TMS320C674x DSP**  
**CPU and Instruction Set**  
**Reference Guide,**  
**Texas Instruments,**  
*Literature Number: SPRUFE8B*  
*July 2010*



# Система команд ЦСТ TMS320C67x

Table E-1. Instructions Executing in the .M Functional Unit

Команды,  
выполняемые  
блоком .M

Instruction	Format	Instruction	Format
AVG2	Figure E-1	MPYIHR	Figure E-1
AVGU4	Figure E-1	MPYIL	Figure E-1
BITC4	Figure E-2	MPYILR	Figure E-1
BITR	Figure E-2	MPYLH	Figure E-4
CMPY	Figure E-3	MPYLHU	Figure E-4
CMPYR	Figure E-3	MPYLI	Figure E-1
CMPYR1	Figure E-3	MPYLIR	Figure E-1
DDOTP4	Figure E-3	MPYLSHU	Figure E-4
DDOTPH2	Figure E-3	MPYLUHS	Figure E-4
DDOTPH2R	Figure E-3	MPYSP	Figure E-4
DDOTPL2	Figure E-3	MPYSPDP	Figure E-1
DDOTPL2R	Figure E-3	MPYSP2DP	Figure E-1
DEAL	Figure E-2	MPYSU	Figure E-4
DOTP2	Figure E-1	MPYSU4	Figure E-1
DOTPN2	Figure E-1	MPYU	Figure E-4
DOTPNRSU2	Figure E-1	MPYU4	Figure E-1
DOTPNRUS2	Figure E-1	MPYUS	Figure E-4
DOTPRSUS2	Figure E-1	MPYUS4	Figure E-1
DOTPRUS2	Figure E-1	MPY2	Figure E-1
DOTPSU4	Figure E-1	MPY2IR	Figure E-1
DOTPUS4	Figure E-1	MPY32 (32-bit result)	Figure E-4
DOTPU4	Figure E-1	MPY32 (64-bit result)	Figure E-4
GMPY	Figure E-3	MPY32SU	Figure E-4
GMPY4	Figure E-1	MPY32U	Figure E-1
MPY	Figure E-4	MPY32US	Figure E-1
MPYDP	Figure E-4	MVD	Figure E-2
MPYH	Figure E-4	ROTL	Figure E-1
MPYHI	Figure E-1	SHFL	Figure E-2
MPYHIR	Figure E-1	SMPY	Figure E-4
MPYHL	Figure E-4	SMPYH	Figure E-4
MPYHLU	Figure E-4	SMPYHL	Figure E-4
MPYHSLU	Figure E-4	SMPYLH	Figure E-4
MPYHSU	Figure E-4	SMPY2	Figure E-1
MPYHU	Figure E-4	SMPY32	Figure E-3
MPYHULS	Figure E-4	SSHVL	Figure E-1
MPYHUS	Figure E-4	SSHVR	Figure E-1
MPYI	Figure E-4	XORMPY	Figure E-3
MPYID	Figure E-4	XPND2	Figure E-2
MPYIH	Figure E-1	XPND4	Figure E-2

**TMS320C674x DSP  
CPU and Instruction Set  
Reference Guide,  
Texas Instruments,  
Literature Number: SPRUFE8B  
July 2010**



# Система команд ЦСТ TMS320C67x

Table F-1. Instructions Executing in the .S Functional Unit

Команды,  
выполняемые  
блоком .S

Instruction	Format	Instruction	Format
ABSDP	Figure F-1	MVKL	Figure F-13
ABSSP	Figure F-1	MVKLH	Figure F-13
ADD	Figure F-1	NEG	Figure F-1
ADDDP	Figure F-2	NOT	Figure F-1
ADDK	Figure F-3	OR	Figure F-1
ADDKPC <sup>(1)</sup>	Figure F-4	PACK2	Figure F-5
ADDSP	Figure F-2	PACKH2	Figure F-1
ADD2	Figure F-1	PACKHL2	Figure F-1
AND	Figure F-1	PACKLH2	Figure F-1
ANDN	Figure F-5	RCPDP	Figure F-1
B displacement	Figure F-6	RCPSP	Figure F-1
B register <sup>(1)</sup>	Figure F-7	RPACK2	Figure F-14
B IRP <sup>(1)</sup>	Figure F-8	RSQRDP	Figure F-1
B NRP <sup>(1)</sup>	Figure F-8	RSQRSF	Figure F-1
BDEC	Figure F-9	SADD	Figure F-1
BNOP displacement	Figure F-10	SADD2	Figure F-5
BNOP register	Figure F-11	SADDSU2	Figure F-5
BPOS	Figure F-9	SADDUS2	Figure F-5
CALLP	Figure F-12	SADDU4	Figure F-5
CLR	Figure F-1, Figure F-16	SET	Figure F-1, Figure F-16
CMPEQ2	Figure F-1	SHL	Figure F-1
CMPEQ4	Figure F-1	SHLMB	Figure F-5
CMPEQDP	Figure F-1	SHR	Figure F-1
CMPEQSP	Figure F-1	SHR2	Figure F-5
CMPGT2	Figure F-1	SHRMB	Figure F-5
CMPGTDP	Figure F-1	SHRU	Figure F-1
CMPGTSP	Figure F-1	SHRU2	Figure F-5
CMPGTU4	Figure F-1	SPACK2	Figure F-5
CMPLT2	Figure F-1	SPACKU4	Figure F-5
CMPLTDP	Figure F-1	SPDP	Figure F-1
CMPLTSP	Figure F-1	SSSL	Figure F-1
CMPLTU4	Figure F-1	SUB	Figure F-1
DMV	Figure F-5	SUBDP	Figure F-2
EXT	Figure F-1, Figure F-16	SUBSP	Figure F-2
XTU	Figure F-1, Figure F-16	SUB2	Figure F-1
MAX2	Figure F-5	SWAP2	Figure F-1
MIN2	Figure F-5	UNPKHU4	Figure F-15
MV	Figure F-1	UNPKLU4	Figure F-15
MVC <sup>(1)</sup>	Figure F-1	XOR	Figure F-1
MVK	Figure F-13	ZERO	Figure F-1
MVKH	Figure F-13		

<sup>(1)</sup> S2 only

**TMS320C674x DSP  
CPU and Instruction Set  
Reference Guide,  
Texas Instruments,  
Literature Number: SPRUFE8B  
July 2010**

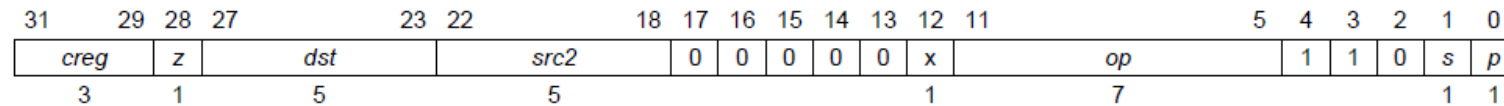


# Система команд ЦСТ TMS320C67x

**ABS** *Absolute Value With Saturation*

**Syntax** **ABS** (.unit) *src2*, *dst*  
 or  
**ABS** (.unit) *src2\_h:src2\_l,dst\_h:dst\_l*  
 unit = .L1 or .L2

**Opcode**



Opcode map field used...	For operand type...	Unit	Opfield
<i>src2</i> <i>dst</i>	xsint sint	.L1, .L2	001 1010
<i>src2</i> <i>dst</i>	slong slong	.L1, L2	011 1000

**Description** The absolute value of *src2* is placed in *dst*.



## Система команд ЦСТ TMS320C67x

Пакет выполнения (параллельно выполняемые команды):

	команда1
	команда2
	команда3
	команда4





## Система команд ЦСТ TMS320C67x

Команды, выполняемые по условию:

[B0] команда  
или  
[!B0] команда



# Система команд ЦСТ TMS320C67x

При объединении команд в пакеты выполнения следует быть внимательным к совместному использованию ресурсов:

```
LDW      .D2T2      *B3++[1],B5
| |MV      .L2X      A2,B2
| |MPYSP   .M1       A1,A1,A2
| |ADDSP   .L1       A3,A4,A2
```

**Неверно!**

```
LDW      .D2T2      *B3++[1],B5
| |MV      .L2X      A2,B2
| |ADD     .S2X      B2,A1,B3
| |STW     .D1T1     A2,*A7++[1]
```

**Неверно!**



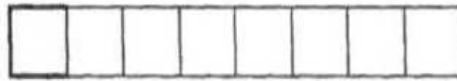
# Система команд ЦСТ TMS320C67x

Примеры программ:

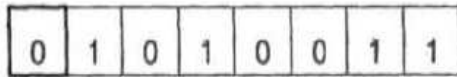


# Форматы данных

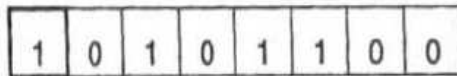
## Фиксированная точка



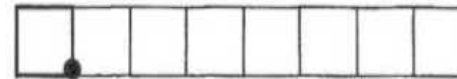
$$-2^7 \quad 2^6 \quad 2^5 \quad 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0$$



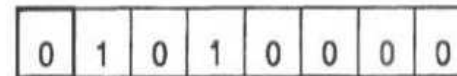
$$= 2^6 + 2^4 + 2^1 + 2^0 = 64 + 16 + 2 + 1 = 83$$



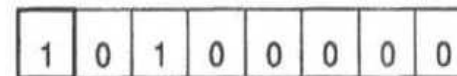
$$= -2^7 + 2^5 + 2^3 + 2^2 = -128 + 32 + 8 + 4 = -84$$



$$-2^0 \quad 2^{-1} \quad 2^{-2} \quad 2^{-3} \quad 2^{-4} \quad 2^{-5} \quad 2^{-6} \quad 2^{-7}$$



$$= 2^{-1} + 2^{-3} = 0.5 + 0.125 = 0.625$$



$$= -2^0 + 2^{-2} + 2^{-4} = -1.0 + 0.25 + 0.0625 = -0.6875$$



## Форматы данных

Примеры перевода:



# Форматы данных

## Плавающая точка

Figure 3-1. Single-Precision Floating-Point Fields



LEGEND: s = sign bit (0 = positive, 1 = negative); e = 8-bit exponent (  $0 < e < 255$  );  
 f = 23-bit fraction ( $0 < f < 1 \times 2^{-1} + 1 \times 2^{-2} + \dots + 1 \times 2^{-23}$  or  $0 < f < ((2^{23}) - 1)/(2^{23})$ )

Normalized:	$-1^s \times 2^{(e - 127)} \times 1.f$	$0 < e < 255$
Denormalized (Subnormal):	$-1^s \times 2^{-126} \times 0.f$	$e = 0$ ; f is nonzero

Table 3-4. Special Single-Precision Values

Symbol	Sign (s)	Exponent (e)	Fraction (f)
+0	0	0	0
-0	1	0	0
+Inf	0	255	0
-Inf	1	255	0
NaN	x	255	nonzero
QNaN	x	255	1xx..x
SNaN	x	255	0xx..x and nonzero



# Форматы данных

Примеры перевода:

Table 3-5. Hexadecimal and Decimal Representation for Selected Single-Precision Values

Symbol	Hex Value	Decimal Value
NaN_out	7FFF FFFF	QNaN
0	0000 0000	0.0
-0	8000 0000	-0.0
1	3F80 0000	1.0
2	4000 0000	2.0
LFPN	7F7F FFFF	3.40282347e+38
SFPN	0080 0000	1.17549435e-38
LDFPN	007F FFFF	1.17549421e-38
SDFPN	0000 0001	1.40129846e-45

**TMS320C674x DSP**  
**CPU and Instruction Set**  
**Reference Guide,**  
**Texas Instruments,**  
*Literature Number: SPRUFE8B*  
*July 2010*