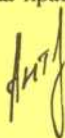


На правах рукописи



Антоненко Андрей Васильевич

**СИНТЕЗ ФУНКЦИОНАЛЬНЫХ ПРЕОБРАЗОВАТЕЛЕЙ
ЧАСТОТНО-ВРЕМЕННЫХ ПАРАМЕТРОВ СИГНАЛОВ НА ОСНОВЕ
МНОГОУРОВНЕВОГО НЕЙРОСЕТЕВОГО ОПИСАНИЯ**

Специальность: 05.13.05 – Элементы и устройства вычислительной
техники и систем управления

АВТОРЕФЕРАТ

диссертации на соискание ученой степени
кандидата технических наук

Рязань 2011

Работа выполнена в ФГБОУ ВПО "Рязанский государственный радиотехнический университет"

Научный руководитель: доктор технических наук, профессор
Локтюхин Виктор Николаевич

Официальные оппоненты: доктор технических наук, профессор
Пылькин Александр Николаевич;

кандидат технических наук, доцент
Сафьянников Николай Михайлович

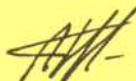
Ведущая организация: Институт проблем управления
им. В.А. Трапезникова РАН, г. Москва

Защита диссертации состоится "18" ноября 2011 г. в 12 часов на заседании диссертационного совета Д 212.211.04 в ФГБОУ ВПО "Рязанский государственный радиотехнический университет" по адресу: 390005, г. Рязань, ул. Гагарина, 59/1.

С диссертацией можно ознакомиться в библиотеке ФГБОУ ВПО "РГРТУ".

Автореферат разослан "12" октября 2011 г.

Ученый секретарь
диссертационного совета
кандидат технических наук



А.Г. Борисов

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность работы. Важным направлением кардинального повышения точности и надежности измерительно-управляющих систем является развитие функциональных (интеллектуальных) возможностей преобразователей, осуществляющих аналого-цифровое и цифроаналоговое преобразование, а также первичную математическую переработку частотных и времяимпульсных (или импульсно-аналоговых) сигналов. Созданию теории, методов и специализированных средств их преобразования и обработке посвящены работы многих отечественных и зарубежных ученых: Смолова В.Б., Угрюмова Е.П., Карпова Р.Г., Паламарюка Г.О., Шляндина В.М., Новицкого П.В., Кнорринга В.Г., Гутникова В.С., Шахова Э.К., Данчеева В.П., Герасимова И.В., Сафьянникова Н.М., Вуда П., Тейлора Д. и др.

С появлением в последние годы БИС с программируемой структурой, в том числе программируемых логических (ПЛИС) и аналоговых (ПАИС) интегральных схем, появились все необходимые предпосылки для дальнейшего улучшения технико-экономических характеристик функциональных преобразователей (ФП) частотно-временных параметров и амплитуды измерительных сигналов, схема (структура) которых может быть обучена и оперативно реконфигурирована на решение новой задачи преобразования.

Одним из возможных эффективных направлений построения такого рода устройств вычислительной техники (ВТ) является применение математического аппарата искусственных нейронных сетей (ИНС). Его использование позволяет в результате обучения выбранной нейросети получить математическое описание структуры ФП как ИНС-преобразователя, отличающегося высокой однородностью составляющих его нейроэлементов и технологической простотой микроэлектронной реализации сети, в том числе за счет ее топологической однородности. Повышенное внимание к применению нейросетевых технологий для синтеза структур преобразователей обусловлено также появившейся возможностью их реализации на перспективных элементах обработки сигналов различной природы с использованием молекулярных и атомарных процессов.

Однако до настоящего момента имеется ряд нерешенных вопросов, связанных с проектированием нейросетевых ФП с оперативно перестраиваемой структурой. К ним, в первую очередь, следует отнести: отсутствие удобных для физической реализации нейросетевых описаний ФП и процедур их синтеза, позволяющих учитывать многообразие вариантов активационных функций, способов представления и видов синаптических связей; отсутствие детальных алгоритмов настройки ИНС-устройств на выполнение новой функции преобразования и др.

Одним из направлений решения указанных проблем, имеющих место при проектировании ИНС-преобразователей формы информации, является применение многоуровневого описания структур разрабатываемых устройств. Указанный вид описания базируется на использовании при их синтезе нейросетевого базиса функционально-логических операций, отличающегося степенью детализации представления операций и элементов, их реализующих.

В связи с этим является **актуальной** разработка моделей структур нейросетевых устройств, ориентированных на преобразование аналоговых величин, представ-

ленных в виде значений частоты, периода, временного интервала, амплитуды сигнала, в их цифровой эквивалент (и обратно), а также процедур их синтеза и настройки на реализацию новой функции преобразования, базирующихся на применении многоуровневого нейросетевого описания проектируемого устройства.

Внедрение нейросетевой организации систем в основу построения ФП импульсно-аналоговых сигналов, называемых часто еще импульсно-цифровыми ФП, позволяет существенно расширить их функциональные (интеллектуальные) возможности. В первую очередь, это обучаемость ИНС-устройства на реализацию нелинейной функции преобразования с возможностью коррекции погрешностей датчиков, подключаемых к преобразователю, а также поддержка сетью функций адаптации к входным сигналам. Повышению эффективности систем обработки информации на основе ИНС посвящены работы таких известных ученых, как Галушкин А.И., Головкин В.А., Комарцова Л.Г., Круглов В.В., Пылькин А.Н., Ясницкий Л.Н., Мак-Каллок У., Питтс В., Розенблатт Ф., Уидроу Б., Хофф М., Хопфилд Дж., Кохонен Т. и др.

Цель диссертационной работы: расширение операционных (интеллектуальных) возможностей функциональных преобразователей частотно-временных параметров сигналов и повышение формализации получения проектных решений, обеспечиваемые разработкой моделей и процедур синтеза их структур на основе многоуровневого нейросетевого описания.

Для ее достижения необходимо решить следующие **основные задачи.**

1. Выявление и обоснование иерархии нейросетевых описаний (моделей) структур функциональных аналого-цифровых (АЦП) и цифроаналоговых (ЦАП) преобразователей, а также положений их применения для синтеза этих устройств.
2. Разработка функциональных моделей нейронов-преобразователей и синаптических связей с гибридной (аналого-цифровой) формой представления переменных.
3. Разработка моделей и процедур (порядка и содержания этапов) синтеза структур нейропреобразователей, базирующихся на выборе необходимого уровня их нейросетевого описания.
4. Разработка специализированных алгоритмов обучения (настройки) и коррекции параметров нейросетевых преобразователей частотно-временных параметров сигналов.

Методы исследования. Для решения поставленных задач использовались аппарат теории искусственных нейронных сетей, теория аппроксимации и приближения функций, элементы теории графов и синтеза операционных устройств вычислительной техники, методы моделирования.

Научная новизна работы:

- 1) разработаны и применены положения многоуровневого нейросетевого описания структур преобразователей информации, отличающегося степенью детализации представления элементарных нейроопераций при осуществлении синтеза устройства;
- 2) разработаны функциональные модели нейронов-преобразователей и настраиваемых синаптических связей с гибридной (импульсно-цифровой) формой

представления переменных, полученные в виде совокупности нейросетевых операций над ними и выступающие в качестве необходимых составляющих при синтезе ИНС-преобразователя;

3) предложены модели и процедуры синтеза структур функционального преобразователя, базирующиеся на выборе необходимого уровня его нейросетевого описания и получении в результате обучения аппроксимирующей нейросети конфигурации схемы устройства с минимальными аппаратными затратами при обеспечении заданной точности преобразования;

4) разработана методика структурного синтеза нейрона-преобразователя как операционного устройства на основе типовых узлов и элементов вычислительной техники для вариантов непрерывного и циклического принципа действия, позволяющая упорядочить процедуру создания новых структур устройства преобразования формы представления информации;

5) разработаны специализированные алгоритмы обучения, настройки (или коррекции) параметров структур ИНС-преобразователей при решении новой задачи преобразования с использованием принятых видов нейросетей и уровней их описания.

Обоснованность и достоверность полученных результатов подтверждаются математическими обоснованиями, корректным использованием аппарата искусственных нейронных сетей и теории аппроксимации, сопоставлением альтернативных подходов, а также результатами моделирования.

Практическая значимость и результаты внедрения. Практическая значимость работы состоит в том, что предложенные модели и процедуры синтеза нейросетевых структур устройств преобразования формы информации являются основой для создания на базе программируемых БИС линейных и функциональных преобразователей импульсно-аналоговых сигналов с расширенными операционными возможностями и улучшенными технико-экономическими характеристиками.

Результаты диссертационной работы внедрены в разработках ОАО «Рязанский радиозавод» и использованы при выполнении НИР 14-09Г «Теория и проектирование преобразователей формы информации на основе нейросетевых технологий» по гранту (№ РНП 2.1.2.6390 от 12.12. 2008 г.) ведомственной целевой программы «Развитие научного потенциала Высшей школы» и НИР 6-10Г «Теория и проектирование медицинских измерительно-информационных систем на основе нейробιονических технологий» (№ 10-08-97525-р_центр-а, 01.2010 г.) по гранту Российского фонда фундаментальных исследований. Результаты работы также использованы в учебном процессе РГРТУ на кафедре биомедицинской и полупроводниковой электроники, что подтверждено соответствующими актами.

Основные положения, выносимые на защиту

1. Положения многоуровневого нейросетевого описания структур преобразователей информации, отличающегося степенью детализации представления элементарных нейроопераций при осуществлении синтеза устройства, что позволяет сократить сроки проектирования преобразователя, несмотря на большое количество прорабатываемых при этом технических решений.

2. Функциональные модели нейронов-преобразователей и настраиваемых синаптических связей с гибридной (импульсно-цифровой) формой представления переменных, полученные в виде совокупности нейросетевых операций над ними и выступающие в качестве необходимых составляющих при синтезе ИНС-преобразователя.

3. Методика структурного синтеза ИНС-преобразователя как операционного устройства на основе типовых узлов и элементов вычислительной техники для вариантов их непрерывного и циклического принципа действия, позволяющая упорядочить процедуру создания новых структур устройства преобразования от этапа постановки задачи до его аппаратной реализации.

4. Специализированные алгоритмы обучения, настройки (или коррекции) параметров структур ИНС-преобразователей при решении заданной задачи преобразования с использованием принятых видов нейросетей и уровней их описания, обеспечивающие улучшение характеристик устройства, в частности снижение примерно в 5 раз затрат на реализацию 8-разрядного персептронного устройства (в числе логических ячеек ПЛИС).

Апробация работы. Основные положения и результаты работы докладывались и обсуждались на 9 международных и 16 всероссийских конференциях, в том числе на 8-м и 9-м международных симпозиумах «Интеллектуальные системы» (Москва, 2008 и 2010 гг.) и международной конференции с элементами научной школы для молодежи «Биотехнические, медицинские и экологические системы и комплексы» (Рязань, 2009 г.) и др.

Публикации. Самостоятельно и в соавторстве по теме диссертации опубликованы 42 работы, из которых 11 статей (4 в журналах по перечню ВАК РФ), 25 тезисов докладов на конференциях, 1 патент на изобретение, 4 свидетельства об отраслевой регистрации разработки программ для ЭВМ, 1 монография (в соавторстве).

Структура работы. Диссертация состоит из введения, четырех глав, заключения, списка литературы из 105 наименований и приложения. Содержит 148 страниц основного текста и 69 страниц рисунков и таблиц (79 рисунков и 29 таблиц).

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обосновывается актуальность темы, дается анализ состояния исследований и разработок, формулируются цель и задачи исследования, дается характеристика выполненной работы.

В первой главе «Основные положения многоуровневого нейросетевого описания структур функционального преобразователя. Этапы его синтеза с использованием математических нейронов» представлены положения и возможности многоуровневого (стратифицированного) нейросетевого описания структур функциональных преобразователей информации, отличающегося степенью детализации представления элементарных нейроопераций при осуществлении синтеза устройства, обеспечивающего сокращение сроков проектирования преобразователя.

Предлагается использовать три уровня описания ИНС-преобразователей.

1. Метауровень – на основе операций математических (формальных) нейронов и оперирования переменными, принятыми для данного вида нейронов (математический уровень).

2. Макроуровень – на основе операций нейронов-преобразователей (крупнозернистый уровень описания) с применением основных структурных единиц данных в виде кодов (слов) и потоков единичных битов. Под *нейронами-преобразователями* (НП) понимаются математические нейроны с гибридной формой представления информации и возможностью ее преобразования НП с совмещением выполнения нейросетевых операций.

3. Микроуровень – на основе типичных нейросетевых операций (мелкозернистый уровень) над битами слов и потоками единичных импульсов.

Второй уровень описания ориентирован на аппаратную реализацию синтезируемой структуры устройства на базе типовых операционных узлов ВТ, а третий – на основе логических элементов.

Каждый из применяемых уровней стратифицированного описания ИНС-преобразователя характеризуется следующими свойствами: степенью детализации формы представления переменных и вида компонентов его структуры; составом компонентов (элементов и связей), образующих структуру устройства; уровнем детализации связей и информационных потоков между элементами структуры; соответствующими для каждого из уровней процедурами синтеза ФП.

Результатом процедуры на любом из уровней является получение определенной модели структуры синтезируемого преобразователя как основы перехода на следующий уровень описания разрабатываемого устройства, а также к его физической реализации и настройке. Модель структуры на 1-м уровне может быть также использована для программной реализации или эмуляции ИНС-преобразователя. При синтезе предлагается учитывать многообразие исходного представления разрабатываемой структуры преобразователя в виде ИНС: 1) с обучаемой структурой; 2) с обучаемыми связями; 3) формируемой; 4) комбинированной (смешанной) нейросети.

В работе принята следующая постановка задачи разработки устройства. Необходимо создать нейросетевую структуру преобразователя $x \rightarrow y$, обеспечив минимизацию показателя затрат $C \rightarrow \min$ на его последующую аппаратную реализацию, в том числе на ПЛИС, при выполнении ограничений на допустимую погрешность $\delta_{пр\,оп}$ и заданное время $T_{пр\,оп}$ преобразования: $\delta_{пр} \leq \delta_{пр\,оп}$ и $T_{пр} \leq T_{пр\,оп}$.

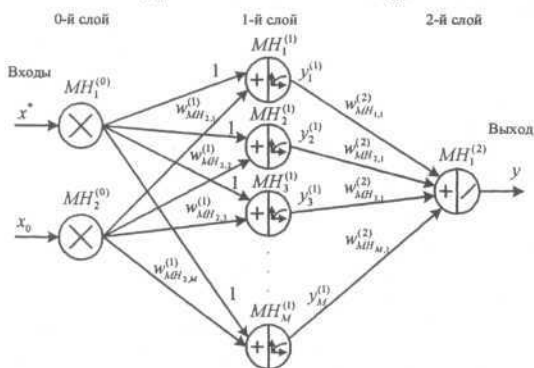


Рисунок 1 – Структурная модель ИНС-преобразователя в виде двухслойной сети

Для метауровня описания структурной модели ИНС-преобразователя характерны следующие основные этапы его синтеза:

- 1) выбор и обоснование архитектуры исходной ИНС (рис. 1) и типов ее нейронов;
- 2) определение базовой конфигурации структуры ИНС-преобразователя;
- 3) обучение сети преобразователя;
- 4) оценка возможных аппаратных затрат на реализацию сети.

При построении ИНС-преобразователей используются две основные разновидности математических нейронов: стандартные и нестандартные. К стандартным отнесены нейроны, имеющие

пороговую, импульсную пороговую и сигмоидальные функции активации. Так, в качестве активационной функции математических нейронов $MH_j^{(1)}$ скрытого слоя двухслойной сети ИНС-преобразователя «код - аналог» (см. рис. 1) предложено использовать функцию «упрощенной» сигмоиды, вычисление которой, в отличие от обычной (классической) сигмоиды, сводится к вычислению дробно-линейной функции вида:

$$F_{MH_j}^{(1)}(G_{MH_j}^{(1)}) = \begin{cases} \frac{G_{MH_j}^{(1)}}{b_j + G_{MH_j}^{(1)}}, & \text{если } G_{MH_j}^{(1)} > 0; \\ 0 & \text{иначе,} \end{cases} \quad (1)$$

где b_j — коэффициент, задающий индивидуальный вид функции активации $F_{MH_j}^{(1)}$ каждому нейрону $MH_j^{(1)}$ первого слоя, $G_{MH_j}^{(1)}$ — сумма его входных сигналов $X^{(0)}$.

К нестандартным нейронам отнесены радиально-базисные нейроны (и разновидности заменяющих их нейронов с функциями активации первого и второго порядка), паде-нейроны и нейроны с квадратичным сумматором.

Матричное описание выбранной при синтезе исходной сети (например, рис. 1) представляется следующим образом:

$$y = F_{MH}^{(2)}(W_{MH}^{(2)T} \cdot F_{MH}^{(1)}(W_{MH}^{(1)T} \cdot X^{(0)})), \quad (2)$$

где $W_{MH}^{(1)T}$, $W_{MH}^{(2)T}$ — транспонированные матрицы весовых коэффициентов сети.

В главе 1 также приведены варианты структурных моделей ИНС-преобразователя с использованием многослойных сетей с прямыми и обратными связями в виде персептронных, радиально-базисных, рекуррентных и других сетей. При этом коэффициент выигрыша k_v по времени проектирования ИНС-преобразователя как цельного устройства по сравнению с ФП с известной «жесткой» структурной организацией примерно равен 4.

Во второй главе «Функциональные модели нейронов-преобразователей «код - аналог» и «аналог - код»» предложена и реализована методика построения функциональных моделей элементарных нейронов-преобразователей (НП), а также нейронов-сумматоров и -вычитателей частотных сигналов.

Элементарные нейроны-преобразователи являются наиболее простыми операционными узлами, математические операции которых, как правило, осуществляются с одновременным преобразованием формы представления переменных путем выполнения НП двухместных операторов (Op) вида:

Op “ $D \rightarrow S$ ”, Op “ $S \rightarrow D$ ”, Op “ $S \rightarrow S$ ”, Op “ $D \rightarrow D$ ”,

где $S \in \{\tau, F, T\}$, τ — временной интервал, F — частота, T — период;

$D \in \{N, n\}$, N — позиционный код, n — число импульсов.

Предложенная методика содержит следующие этапы.

1. Устанавливается конкретный вид АЦ- или ЦА-преобразования, например «код - период», и определяются соответствующие для него формы представления переменных, например: аналоговая переменная — период T , дискретная — код N .

2. Для принятого набора нейросетевых операций задается вид математического нейрона с указанием применяемой функции активации.

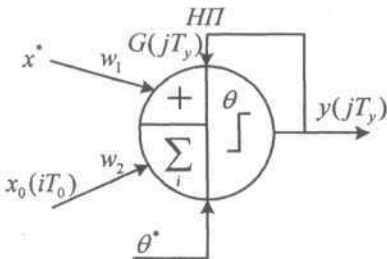
3. Задаются способы представления сигналов на входах и выходе НП, а также параметров активационной функции. Например (рис. 2), на входе:

x^* — цифровой эквивалент в виде k -разрядного позиционного кода;

$x_0(iT_0) = 1(iT_0)$ — поток единичных импульсов, следующих с периодом T_0 , ко-

торый задает эталон преобразования «код - аналог», $i = 1, 2, \dots$, где $T_0 = 1/f_0$;

θ^* – порог функции активации $F_{\text{нп}}$ нейрона в виде k -разрядного двоично-позиционного кода.



**Рисунок 2 – Нейрон-преобразователь
“ $N \rightarrow T$ ” и “ $N \rightarrow F$ ” с выходом
в виде периода**

рования нейрона. Для НП циклического типа также учитывается необходимость выполнения операций начальной установки нейрона и сьема результата с его выхода.

Формируемая в соответствии с данной методикой функциональная модель нейрона-преобразователя (см. рис. 2) в общем виде описывается совокупностью нейросетевых операций, характеризующих работу блока активации и суммирования соответственно. Так, для НП «код - период» (см. рис. 2):

$$y(jT_y) = F_{\text{нп}}(G(iT_0) - \theta^*), \quad j = 1, 2, \dots, \quad i = 1, 2, \dots,$$

$$F_{\text{нп}} = \begin{cases} 1(jT_y), & \text{если } G(iT_0) - \theta^* \geq 0; \\ 0 & \text{иначе,} \end{cases}$$

$$G(iT_0) = w_1 \cdot x^* + w_2 \cdot \sum_{i=1}^s x_0(iT_0),$$

где $F_{\text{нп}}$ – импульсная пороговая функция активации, $s = T_y/T_0$ – число единичных импульсов за интервал (период) T_y .

6. В соответствии с характеристиками частотно-временных параметров преобразуемых потоков единичных импульсов осуществляется получение математического описания функции преобразования НП. Например, для НП «код - период» (см. рис. 2) функция преобразования имеет вид: $T_y = T_0 \cdot x^*$.

На основе предложенной методики разработаны функциональные модели НП «код - аналог» и «аналог - код» прямого (например, рис. 2) и замкнутого принципов действия, а также нейронов-сумматоров и нейронов-вычитателей, образующих библиотеку базовых нейроэлементов синтезируемых структур ИНС-преобразователей. Наличие библиотеки обеспечивает сокращение сроков проектирования преобразователей с необходимыми техническими характеристиками.

На рис. 3,а представлен нейрон-преобразователь “ $F \rightarrow N$ ” на основе метода следащего уравнивания частот с выходом y^* в виде позиционного кода $N_y = \beta_{k-1}\beta_{k-2}\beta_{k-3}\dots\beta_0$, а на рис. 3,б – его эквивалентная схема.

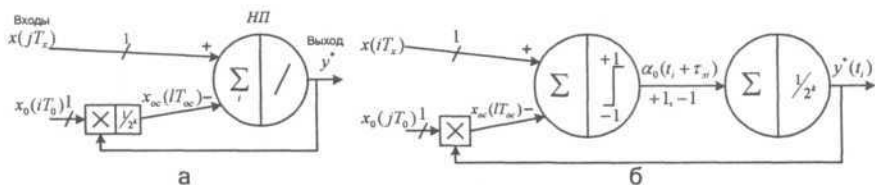


Рисунок 3 – Нейрон-преобразователь “ $F \rightarrow N$ ” на основе метода следящего уравновешивания частот (а) и его эквивалентная схема (б)

При этом функционирование преобразователя (см. рис. 3,б) “ $F \rightarrow N$ ” описывается совокупностью нейросетевых операций:

$$y^*(t_{m-1} + \tau_m) = y^*(t_{m-1}) + \alpha_0(t_{m-1} + \tau_m), \quad (3)$$

$$\alpha_0(t_m + \tau_m) = \begin{cases} +1, & \text{если } \sum_{i=1}^{N^{(+)}} x(iT_x) - \sum_{l=1}^{N^{(-)}} x_{oc}(lT_{oc}) \geq 1; \\ -1 & \text{иначе,} \end{cases} \quad (4)$$

где $\tau_m = 1/(f_x - f_{oc_{m-1}})$ – отрезок времени $\tau_m = t_m - t_{m-1}$, по истечении которого в момент t_m формируется единичное значение сигнала $\alpha_0(t_{m-1} + \tau_m) = +1$, отражающее результат сравнения (4), когда $f_x \geq f_{oc}$.

Операция преобразования НП «частота - код» (см. рис. 3,а) имеет вид:

$$y_N^* = \frac{f_x \cdot 2^k}{f_0}. \quad (5)$$

Методика построения функциональных моделей НП применяется также для синтеза перестраиваемых аналого-цифровых синаптических связей в виде НП с линейной или нелинейной функцией активации.

Произведены оценки точности и быстродействия нейронов-преобразователей «код - аналог» и «аналог - код», позволяющие определить в предлагаемых структурах НП разрядность операционных узлов и время формирования результата преобразования.

В третьей главе «Структурный синтез ИНС-преобразователей на основе операционных узлов вычислительной техники (крупнозернистый уровень)» разработаны модели и процедуры синтеза структур ИНС-преобразователя, начиная от постановки задачи до его аппаратной реализации. Процедура синтеза ИНС-преобразователя с использованием крупнозернистого набора нейросетевых операций (рис. 4) содержит 8 основных этапов, выполнение которых увязано с использованием библиотек: типов нейросетей, нейроузлов, нейронов-преобразователей, алгоритмов обучения (настройки) сетей и др.

Формирование содержания этапов синтеза базируется на совокупности определенных подходов, приемов, моделей и методик, образующих в целом предлагаемое в работе методологическое обеспечение разработки новых структур функциональных преобразователей (ФП) частотно-временных параметров сигналов в код (и обратно) на основе применения нейросетевых технологий.

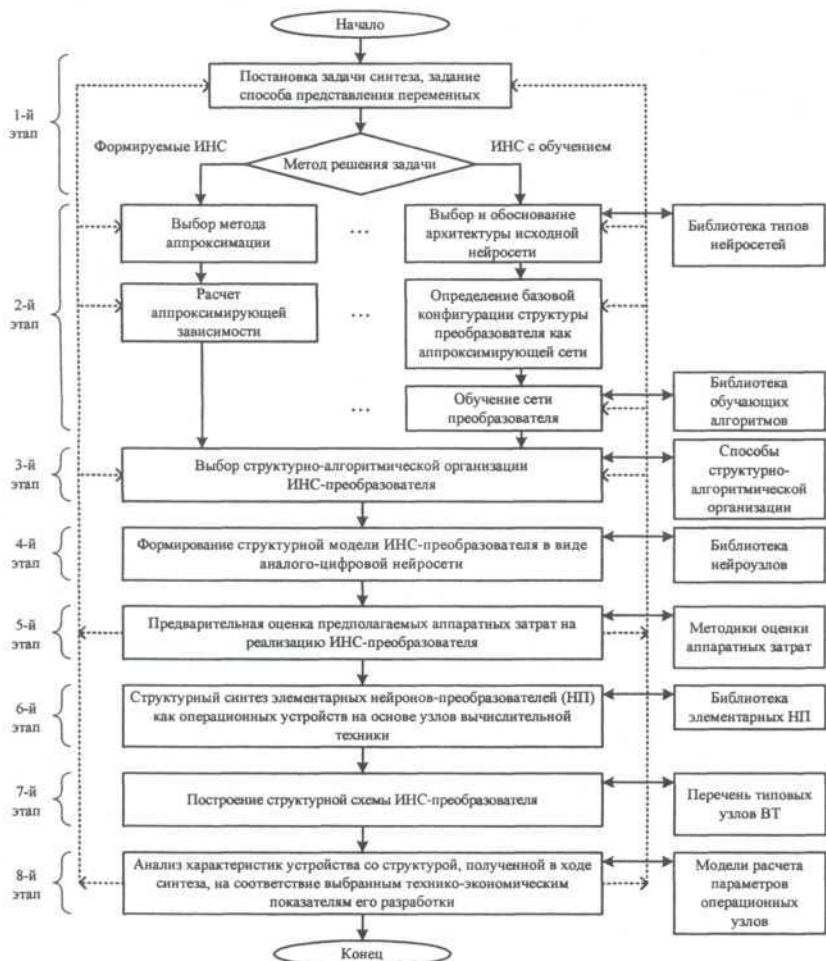


Рисунок 4 – Укрупненная процедура синтеза схемы ИНС-преобразователя

Исходно разработка устройства опирается на выбор подхода (этап 1) к получению структуры ИНС-преобразователя на основе классификации сетей по способу решения задачи: формируемые сети, сети с формируемой матрицей связей, обучаемые сети и комбинированные. Получение математической ИНС-модели ФП (этап 2) производится в соответствии с этапами, рассмотренными в главе 1, с учетом особенностей аппаратной реализации формируемой модели.

На этапе 3 определения структурно-алгоритмической организации нейросетевого ФП, реализующего функцию преобразования импульсно-аналоговых сигналов на базе аппаратных средств, выбираются принцип действия преобразователя и соответствующий режим его работы: 1) непрерывный (однотактный); 2) циклический (многотактный).

На рис. 5 приведен вариант многотактного ИНС-преобразователя на основе нейросекции «код - временной интервал» циклического типа, реализующей дробно-линейную функцию вида

$$\tau_{y_j} = (N_x - N_{a_{0j}}) / (f_0 N_x / 2^k + f_0 N_{b_{0j}} / 2^k),$$

применение которой позволяет создать ИНС-преобразователь $N \rightarrow \tau$ «код - временной интервал» (патент № 2420804), базирующийся на представлении аппроксимирующей функции в виде суммы простых дробей (или «упрощенных» сигмонд).

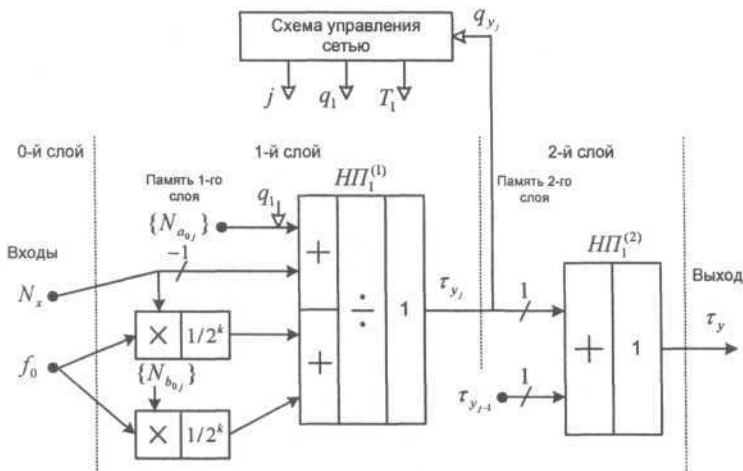


Рисунок 5 – Нейросекция ИНС-преобразователя «код - временной интервал»

Далее в соответствии с процедурой (см. рис. 4) осуществляется получение структурной модели устройства (этап 4) в терминах аналого-цифровой (АЦ) нейросети, оперирующей с разнообразными формами представления физических переменных и использующей в качестве элементов сети нейроны-преобразователи (НП). Представление ФП в виде АЦ-сети требует применения определенных приемов сопряжения НП в указанной сети в отличие от программно-реализуемых ИНС.

Функционирование рассматриваемого многотактного ИНС-преобразователя (см. рис. 5) описывается содержательным (рис. 6,а) и закодированным (рис. 6,б) графами.

Затраты C на реализацию сети ИНС-преобразователя (этап 5) предлагается определять как:

$$C = \sum_{i=1}^L \left((V^{(i)} - V_1^{(i)}) \cdot c_{(i)}^{(W)} + \sum_{i=1}^{\mu_i} c_{i,i}^{(F)} \right) + c_y, \quad (6)$$

где $c_{\Sigma(i)}^{(W)}$ – затраты на синаптические связи, $c_{\Sigma(i)}^{(F)}$ – затраты на активационные функции, $V^{(i)}$ – количество ненулевых связей, идущих от нейронов $(i-1)$ -го слоя к нейронам i -го слоя (память i -го слоя) с учетом в $V^{(i)}$ количества единичных $V_1^{(i)}$ и не-единичных $V_w^{(i)}$ связей: $V^{(i)} = V_1^{(i)} + V_w^{(i)}$; $V^{(i)} \leq (M^{(i)} \times K^{(i)})$, где $M^{(i)}$ и $K^{(i)} = \mu_i$ – число входов и выходов i -го слоя сети.

Реализация этапа 6 базируется на предложенной методике структурного синтеза НП как операционного устройства, которая содержит следующие 4 стадии.

Стадия 1. Задание переменных и декомпозиция структурной модели ИНС-преобразователя в виде совокупности элементарных нейронов-преобразователей.

Декомпозиция структурной модели ИНС-преобразователя проводится с целью нахождения отдельных его составляющих в виде элементарных НП как наименьших процессорных (вычислительных) компонентов синтезируемого устройства на 2-м уровне его описания.

Так, $НП_j^{(1)}$ (рис. 7) представлен как паче-нейрон, в который входят 4 элемента:

а) обучаемая аналого-цифровая синаптическая связь нейрона-преобразователя $НП_j^{(1)}$ по входу f_0 (выделена на рис. 7 пунктирным блоком а), реализуемая, в частности, на основе элементарного НП «код - частота», известного как двоичный умножитель (ДУ);

б) согласующая синаптическая связь (блок б), необходимая для согласования формы представления переменной по входу N_x ,

на основе НП «код - частота»;

в) нейрон-вычитатель частот (блок в), формирующий значение числителя G_1 для последующей операции деления;

г) единичные согласующие синаптические связи в составе $НП_j^{(1)}$ с формированием знаменателя G_2 и одновременным осуществлением операции деления G_1/G_2 (блок г) на основе элементарного НП «код - частота».

Стадия 2. Получение функциональных моделей НП в виде совокупности нейросетевых

операций как основы выявления его функции преобразования и перехода к построению его структурной схемы как операционного устройства.

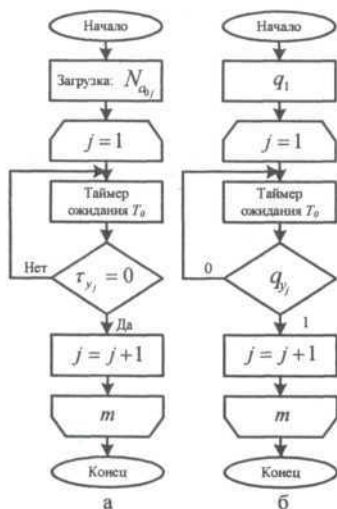


Рисунок 6 – Содержательный (а) и закодированный (б) граф функционирования многотактного ИНС-преобразователя «код - временной интервал»

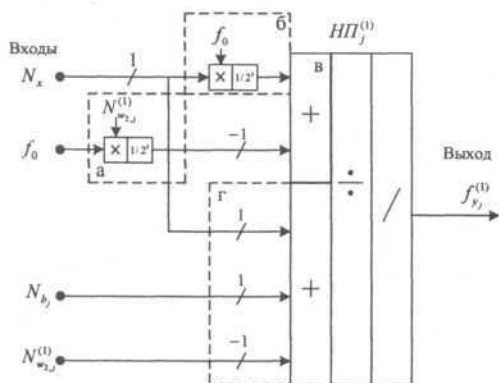


Рисунок 7 – Нейрон-преобразователь «код - частота» непрерывного принципа действия

В таблице представлены типичные операции НП, реализуемые операционными узлами вычислительной техники (ВТ).

Список типичных операций НП

№ п/п	Название	Операция нейросетевого базиса НП	Операция	Операционный узел
1	Начальная загрузка	$G(0) _{t=T_0} = x^*$	$C = N_x$	Счетчик C
2	Операция сравнения	$G(iT_0) - \theta^* \leq 0$	$C \leq N_\theta$	Схема сравнения CP
3	Операция умножения	$\alpha_0(iT_0) = y(j\{T_y/T_1\} \cdot x_0(iT_0))$	$\alpha_0 = y \cdot x_0$	Схема $И$
4	Операция счета	$G(iT_0) = x^* + \sum_{l=1}^j \alpha_0(iT_0)$	$C = C + \alpha_0$	Счетчик C
5	Аналого-цифровое умножение	$G = \sum_{l=0}^{k-1} a_l \cdot \alpha(2^{k-l} T_0)$	$f_y = f_0 \frac{N_x}{2^k}$	Двоичный множитель ДУ

Стадия 3. Реализация отдельных выражений совокупности, составляющей содержание функциональной модели НП, с помощью типовых узлов ВТ.

Полученные в главе 2 совокупности выражений описывают работу НП циклического или непрерывного принципов действия. Для построения схемы НП циклического типа на основе типовых узлов ВТ необходимо составить содержательный и закодированный графы, описывающие функционирование НП с помощью последовательности операций, выполняемых операционными узлами (ОУ).

Стадия 4. Построение логической схемы элементарного НП как операционного устройства.

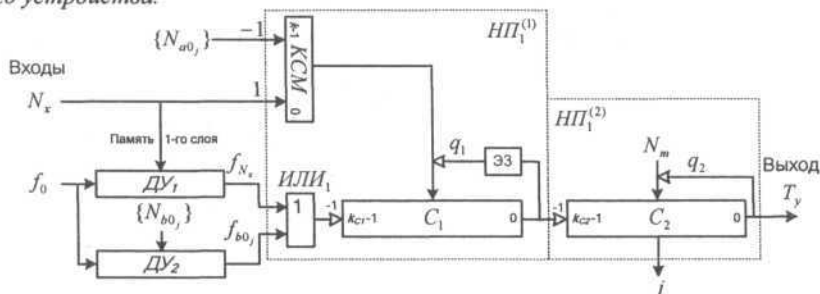


Рисунок 8 – Структурная схема многотактного ИНС-преобразователя «код - период»

Построение логической или структурной схемы ИНС-преобразователя (этап 7) опирается на библиотеку схем элементарных НП и аналого-цифровых синapseтических связей на основе типовых узлов и элементов ВТ. Конфигурация схемы (см. рис. 8) определяется топологией полученной на этапе 4 АЦ-нейросети как модели ИНС-преобразователя с учетом замены нейроузлов на соответствующие логические схемы, реализующие их функции.

Затем на этапе 8 производится анализ технических характеристик полученной схемы устройства для оценки его погрешности преобразования, быстродействия и аппаратных затрат на реализацию. Указанные оценки базируются на полученных на основе эквивалентных схем учета инструментальных погрешностей ИНС-преобразователей аналитических выражениях, которые связывают выбираемую разрядность операционных узлов с требуемой точностью преобразования.

В четвертой главе «Специализированные алгоритмы настройки структур ИНС-преобразователей» предложены специализированные алгоритмы обучения, настройки (или коррекции) параметров структур ИНС-преобразователей при решении новой задачи преобразования с использованием принятых видов нейросетей и уровней их описания, обеспечивающих улучшение характеристик устройства.

Процедуры коррекции весовых коэффициентов и порогов нейронов преобразователя частотно-временных параметров сигналов в код на основе двухслойного персептрона (на рис. 9 приведены этапы коррекции для первого слоя двухслойного персептрона) в общем случае позволяют:

- выявить значения весов w и порогов θ нейронов, неэффективных для последующей физической реализации структуры ИНС-преобразователя при заданной форме представления входной переменной;

- обеспечить уменьшение аппаратных затрат C на формирование синаптических связей за счет приведения их весовых коэффициентов w к виду, приводящему к минимизации затрат $C \rightarrow \min$ на реализацию преобразователя.

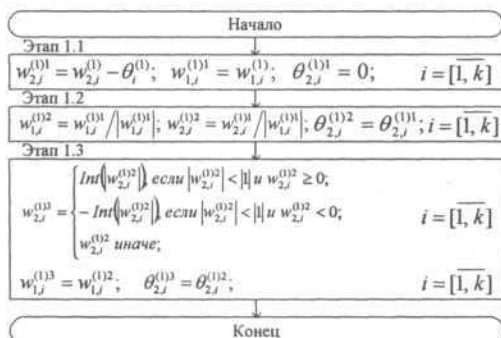


Рисунок 9 – Этапы коррекции для первого слоя двухслойного персептрона

Структура нейросетевого ФП «частота - код» $f_x \rightarrow N_y$ с классификационным кодированием на основе двухслойного персептрона описывается выражением:

$$\psi_i = F^{(2)} \left(\sum_{r=1}^k w_{rj}^{(2)} F^{(1)} \left(\sum_{j=1}^2 w_{jj}^{(1)} f_j \right) \right), \quad i = [\overline{1, k}], \quad (7)$$

при этом значения весовых коэффициентов $w_{jj}^{(1)}$ и порогов $\theta_i^{(1)}$ активационных функций, обеспечивающие линейную функцию преобразования и полученные с помощью алгоритма обратного распространения, представлены в виде матриц:

матрицы $W^{(1)}$ и $\Theta^{(1)}$ представлены в виде матриц:

$$W^{(1)} = \begin{bmatrix} 21,4766 & 20,5260 & -20,026 \\ -7,6016 & -14,6111 & 17,1167 \\ -15,711 & 15,441 & -1,5102 \end{bmatrix}, \quad \Theta^{(1)} = \begin{bmatrix} 12,8033 \Delta f_0 & 25,4081 \Delta f_0 & -41,9275 \Delta f_0 \\ -4,3888 & 8,5032 & 18,7505 \end{bmatrix},$$

Поскольку в качестве эталона преобразования f_2 выступает частота $\Delta f_0 = f_{x_{\max}}/k$, то на значения элементов каждого столбца матриц $W^{(1)}$ и $\Theta^{(1)}$ при построении ПФИ $f_x \rightarrow N_y$, где $f_x = f_1$, накладываются следующие ограничения:

$$\begin{cases} |w_{1j}^{(1)} \cdot f_x| \leq |f_{x_{\max}}|; \\ |\Delta f_0| \leq w_{2j}^{(1)} \cdot \Delta f_0 \leq |f_{x_{\max}}|, \end{cases} \quad \theta_i^{(1)} \leq |f_{x_{\max}}|, \quad i = [\overline{1, k}]. \quad (8)$$

Введение ограничений (8) связано с физической невозможностью формирования аппаратурой ФП частот, превышающих максимальную частоту f_{max} .

Синаптические связи вида $w_{1,j}^{(1)} \cdot f_x$ и $w_{2,j}^{(1)} \cdot \Delta f_0$ реализуются на основе НП «код - аналог», выполняющего цифрочастотное умножение.

После проведения процедур коррекции значения весовых коэффициентов $w_{j,i}^{(l)}$ и порогов $\theta_i^{(l)}$ активационных функций принимают вид:

$$W^{(1)} = \begin{bmatrix} 1 & 1 & -1 \\ -1 & -1,9497 & 2,9484 \end{bmatrix}, \quad \Theta^{(1)} = \begin{bmatrix} 0 & 0 & 0 \end{bmatrix},$$

$$W^{(2)} = \begin{bmatrix} -1 & 1 & 0 \\ 0 & -1 & 1 \\ 0 & 0 & 1 \end{bmatrix}, \quad \Theta^{(2)} = \begin{bmatrix} 0 & 1 & 2 \end{bmatrix}.$$

Для 8-разрядного преобразователя на основе двухслойного персептрона применение процедур коррекции приводит к снижению аппаратных затрат на его реализацию примерно в 5 раз (по количеству логических ячеек ПЛИС) в сравнении с вариантом использования исходных значений параметров сети ($w_{j,i}^{(l)}$ и $\theta_i^{(l)}$), полученных с помощью алгоритма обратного распространения ошибки.

Предложено применение радиально-базисной сети в качестве интерполятора требуемой характеристики преобразования, заданной в табличном виде, для получения ее в виде аналитического выражения, что позволяет увеличить объем обучающей выборки с целью более точной настройки ИНС-преобразователя.

При применении аппарата радиально-базисных сетей (РБС) искомая функция $y = \Phi(x^*)$ при ее реализации посредством ИНС-преобразователя (одновременно и интерполятора) будет описываться выражением:

$$\Phi(x^*) = F^{(2)} \left(\sum_i w_{i,1}^{(2)} \cdot \varphi_i(x^*) \right), \quad i = [\overline{1, M}]. \quad (9)$$

Предложены также специализированные алгоритмы настройки персептронных, радиально-базисной и рекуррентной сетей на решение задачи преобразования частотно-временных параметров сигналов, позволяющие существенно сократить затраты на реализацию ИНС-преобразователя за счет приведения весовых коэффициентов и порогов нейронов к нулевым и единичным значениям.

Для задачи измерения уровня электропроводных сред рассмотрен пример настройки и реализации на ПЛИС многотактного ИНС-преобразователя «частота - код» с обучаемыми синаптическими связями, реализующего аппроксимирующую функцию в виде суммы простых дробей (или «упрощенных» сигмоид):

$$N_y = N_{a_0} + \sum_{j=1}^m N_{a_j} \frac{(f_x - f_k)}{f_x - f_k - \frac{N_{b_j}}{2^k}}, \quad (10)$$

где f_x и f_k – частоты с измерительного и компенсационного каналов частотного датчика уровня (или первичного преобразователя ПП) соответственно; k – количество разрядов двоичного умножителя.

При обучении и настройке сети устройства, структура которого разработана в соответствии с процедурой синтеза (см. рис. 4), обеспечивается линеаризация функции преобразования $f_x = F(H)$ датчика, представленной исходно в виде его тари-

ровочной характеристики. Для получения кода N_H , линейно связанного с уровнем H , функция преобразования $N_H = F^{-1}(f_x)$, реализуемая ИНС-преобразователем, является обратной характеристике датчика уровня $f_x = F(H)$. При этом воспроизведение функции $N_H = F^{-1}(f_x)$ осуществляется посредством ее аппроксимации зависимостью (10). В результате обучения ИНС-преобразователя с использованием алгоритма обратного распространения ошибки на получение функции (10) со среднеквадратической погрешностью приближения к $N_H = F^{-1}(f_x)$, равной 0,4 %, для двухтактного режима работы ($j = 1, 2$) устройства при $k = 10$ определены следующие значения параметров (10): $N_{a_0} = -49$, $N_{a_1} = 2476$, $N_{b_1} = 332$, $N_{a_2} = 200$, $N_{b_2} = 10$. Для микросхемной реализации ИНС-преобразователя используется микросхема EP1C3T фирмы Altera. В качестве постоянного запоминающего устройства (ПЗУ) для хранения кодов применяется микросхема 93C66, а генератора синхросигналов с частотой $f_0 = 100$ МГц – микросхема NO-11C-100.000.

Четыре программы по моделированию алгоритмов обучения (настройки) ИНС-преобразователей зарегистрированы в Отраслевом фонде алгоритмов и программ РФ: № 8234, № 8235, № 8645 и № 8646.

В заключении приведены **основные результаты** диссертационной работы.

1. Предложены и реализованы положения многоуровневого нейросетевого описания структур функциональных преобразователей информации (ФПИ), определяющие организацию и упорядочивающие процесс получения их структур:

1) применение трех уровней нейросетевого описания структур ФПИ, отличающихся степенью абстрагирования (детализации) их моделей;

2) учет в алгоритме синтеза ФПИ уровней детализации его нейросетевого описания и необходимости его настройки при обеспечении целевой функции $C \rightarrow \min$ минимизации аппаратных затрат проектируемого ФПИ;

3) многообразие исходного представления синтезируемой структуры преобразователя в виде: 1) ИНС с обучаемой структурой; 2) ИНС с обучаемыми связями; 3) формируемой, 4) комбинированной (смешанной) нейросети.

2. Разработаны функциональные модели нейронов-преобразователей (НП), базирующиеся на сформулированных положениях их получения, которые задают порядок и основное содержание операций и приемов по формированию совокупности математических выражений в нейросетевом функционально-логическом базисе операций, обеспечивающих необходимую функцию преобразования НП.

3. Разработана методика структурного синтеза ИНС-преобразователя как операционного устройства на основе типовых узлов и элементов вычислительной техники для вариантов их непрерывного и циклического принципа действия, позволяющая упорядочить процедуру создания новых структур устройства преобразования от этапа постановки задачи до его аппаратной реализации.

4. Предложены процедуры коррекции весовых коэффициентов и порогов нейронов преобразователя частотно-временных параметров сигналов в код на основе двухслойного персептрона, а также специализированные алгоритмы настройки персептронных, радиально-базисной и рекуррентной сетей на решение задачи преобразования частотно-временных параметров сигналов, в том числе при линеаризации характеристик датчиков для уровней электропроводных сред.

В итоге решена важная научно-прикладная задача разработки моделей и процедур синтеза структур функциональных преобразователей частотно-временных параметров сигналов с использованием многоуровневого нейросетевого описания, что обеспечивает расширение операционных возможностей разрабатываемых преобразователей и повышение формализации получения проектных решений.

Список основных публикаций

1. Антоненко А.В. Применение трехслойной персептронной сети для построения преобразователя биосигналов в позиционный код // Биотехнические, медицинские и экологические системы и комплексы: материалы 19-й всероссийской научно-технической конференции студентов, молодых ученых и специалистов. Рязань: РГРТУ, 2006. С. 102-104.
2. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Проектирование интеллектуальных преобразователей информации на базе программируемых СБИС // Интеллектуальные системы: труды восьмого международного симпозиума. М.: РУСАКИ, 2008. С. 289-292.
3. Челебаев С.В., Антоненко А.В. Нейросетевой преобразователь цифрового кода в частоту на основе радиально-базисной сети как составная часть преобразователей биомедицинских сигналов в код // Биотехнические, медицинские и экологические системы и комплексы: материалы международной конференции с элементами научной школы для молодежи. Рязань: РГРТУ, 2009 г. С. 235-239.
4. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Специальные алгоритмы обучения персептронных сетей на решение задачи преобразования частотно-временных параметров биомедицинских сигналов в код // Информационные и управленческие технологии в медицине и экологии: сборник статей III всероссийской научно-технической конференции. Пенза: Приволжский Дом знаний, 2009. С. 3-5.
5. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Perceptron Networks Specialized Training Algorithms on the Time-and-Frequency Signals Parameters in Code Conversion Task Solution // Interactive Systems and Technologies: the Problems of Human-Computer Interaction. Volume III. Collection of scientific papers. Ulyanovsk: UISTU, 2009. P. 434-437.
6. Антоненко А.В. Разработка аналого-цифрового преобразователя с функцией коррекции дрейфа нуля // Приоритетные направления современной российской науки глазами молодых ученых: материалы всероссийской научно-практической конференции молодых ученых и специалистов. Рязань: РГУ им. С.А. Есенина, 2009. С. 389-391.
7. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Процедуры настройки нейросетевых преобразователей формы информации на базе программируемых сверхбольших интегральных схем // Вестник Московского государственного технического университета имени Н.Э. Баумана. Сер. «Приборостроение», №3, 2009. С. 76-89.
8. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Построение подсистем преобразования и идентификации частотно-временных параметров биосигналов с использованием персептронных сетей // Биотехносфера, № 5. СПб.: Политехника, 2009. С. 18-24.
9. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Алгоритмы настройки персептронных сетей на преобразование частотно-временных параметров сигналов в код // Вестник Рязанского государственного радиотехнического университета, № 4. Рязань: РГРТУ, 2009. С. 27-35.
10. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Специализированные алгоритмы обучения и настройки рекуррентной сети преобразователя частотно-временных параметров сигналов в код // Успехи современного естествознания. Париж, 2009. № 11. С. 72-74.

11. Антоненко А.В. Сравнение заменяющих активационных функций нейронов радиально-базисной сети при построении преобразователей формы информации // Современные проблемы радиотехники и телекоммуникаций «РТ-2010»: материалы 6-й международной молодежной научно-технической конференции. Севастополь: СевНТУ, 2010. С. 277.

12. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Analogue signals input-output processors with trained structure // Интеллектуальные системы: труды 9-го международного симпозиума. М.: РУСАКИ, 2010. С. 312-315.

13. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Об унификации инвариантной к виду входного сигнала структуры нейросетевого аналого-цифрового преобразователя // Нейрокомпьютеры, № 4. 2010. С. 54-61.

14. Антоненко А.В. Модели нейронной сети как компонентов ИНС-преобразователей // Физика полупроводников. Микроэлектроника. Радиоэлектронные устройства: межвузовский сборник научных трудов. Рязань: РГРТУ, 2010. С. 17-25.

15. Антоненко А.В. Детализация обучаемых структур преобразователей формы информации // Новые информационные технологии в научных исследованиях и в образовании: материалы 15-й всероссийской научно-технической конференции студентов, молодых ученых и специалистов. Рязань: РГРТУ, 2010. С. 245-246.

16. Свидетельство об отраслевой регистрации разработки № 8234. Программа для обучения нейронной сети на основе персептрона на решение задачи преобразования частоты и временного интервала в унитарный код с числоимпульсным способом кодирования результата // Челебаев С.В., Антоненко А.В.; Правообладатель РГРТУ. Дата регистрации 04.05.07; дата выдачи 27.05.07.

17. Свидетельство об отраслевой регистрации разработки № 8235. Программа для обучения нейронной сети на основе двухслойного персептрона на решение задачи преобразования частоты и временного интервала в унитарный код с классификационным способом кодирования результата // Челебаев С.В., Антоненко А.В.; Правообладатель РГРТУ. Дата регистрации 04.05.07; дата выдачи 27.05.07.

18. Свидетельство об отраслевой регистрации разработки № 8645. Программа для обучения нейронной сети на основе трехслойного персептрона на решение задачи преобразования частоты и временного интервала в позиционный код / Челебаев С.В., Антоненко А.В.; правообладатель РГРТУ; дата регистрации 29.06.07; дата выдачи 12.07.07.

19. Локтюхин В.Н., Челебаев С.В., Антоненко А.В. Нейросетевые аналого-цифровые преобразователи // под общей редакцией А.И. Галушкина. М.: Горячая линия-Телеком, 2010. – 128 с.

20. Пат. 2420804. Российская Федерация, МПК G 06 F 15/00. Нейросетевой преобразователь кода в частоту [Текст] // Локтюхин В.Н., Челебаев С.В., Антоненко А.В.; Заявитель и патентообладатель РГРТУ. № 2009137684/08. Бюл. № 16 от 10.06.2011. 2 с.: ил.

Антоненко Андрей Васильевич

СИНТЕЗ ФУНКЦИОНАЛЬНЫХ ПРЕОБРАЗОВАТЕЛЕЙ
ЧАСТОТНО-ВРЕМЕННЫХ ПАРАМЕТРОВ СИГНАЛОВ
НА ОСНОВЕ МНОГОУРОВНЕВОГО НЕЙРОСЕТЕВОГО ОПИСАНИЯ

Автореферат

диссертации на соискание ученой степени
кандидата технических наук

Подписано в печать 10.10.11. Формат бумаги 60x84 1/16.
Бумага офсетная. Печать трафаретная. Усл. печ. л. 1,0.
Тираж 100 экз. Заказ 247.
Участок оперативной полиграфии Рязоблкомстата.
390013, Рязань, ул. Типанова, 4.